

WL2610F003用户手册

2.4G无线收发SOC芯片

WL2610F003 SOP16

Version 1.1



上海晶曦微电子科技有限公司

本公司保留对产品在可靠性、功能和设计方面的改进作进一步说明的权利。

版本修订记录

版本	更新日期	修改记录
1.0	2021-8-1	New Release
1.1	2023-2-11	Added TX RX conversion timeing information

目录

1	芯片简介	4
2	芯片主要特点	4
3	电气特性	5
4	管脚描述	10
5	典型应用	12
6	内部MCU到RF的SPI接口	13
6.1	SPI 默认格式	13
7	射频模块接收/传输流程	14
7.1	RF初始化	14
7.2	发送流程“短包” (<=63BYTES)	15
7.3	接收流程“短包” (<=63BYTES)	15
7.4	发送流程“长包” (<=255BYTES且>63BYTES)	15
7.5	接收流程“长包” (<=255BYTES且>63BYTES)	16
7.6	进入IDLE模式流程	16
7.7	进入SLEEP模式流程	16
7.8	SLEEP唤醒	16
7.9	扫描RSSI流程	16
7.10	传输数据率250K时的流程	16
8	射频相关寄存器信息	17
9	射频数据包	22
10	射频电路电源要求	22
11	射频模块应用注意事项	22
11.1	天线及匹配	22
11.2	IO电压	22
11.3	POR	22
11.4	状态转换	23
11.5	同步字使用注意事项	23
12	MCU模块	23
12.1	系统框图	24
13	封装形式	25

1 芯片简介

WL2610F003是一款低成本，高集成度的2.4GHzSOC的无线收发芯片，片上集成发射机、接收机、频率综合器、GFSK调制解调器和低功耗的MCU。WL2610F003具有高灵敏度、低功耗以及抗干扰能力强的优点，可适用于无线遥控、无线键鼠、无线通讯以及工业控制等领域。

片上MCU内建了16K*8-bit的FLASH、256Byte的EEPROM、256Byte+512Byte的SRAM，包含6路12位PWM，集成了一个12位SAR ADC。

WL2610F003在系统应用上外围线路简单，大大降低了系统方案的外围成本。

2 芯片主要特点

- ◆ 低功耗的2.4GHzISM频段、GFSK射频收发器
- ◆ 1Mbps/250Kbps的数据率
- ◆ DSSS调制解调器
- ◆ 强大的C/I提供良好的WiFi共存性能
- ◆ 简单的射频与微处理器接口-SPI
- ◆ 强大的C/I提供良好的WiFi共存性能
- ◆ 可编程数据白化
- ◆ 支持FEC，增加通信可靠性
- ◆ 支持8/16位CRC
- ◆ 支持AGC
- ◆ AutoACK和自动重传
- ◆ 高效的功耗管理模块（最低约2μA待机电流）
- ◆ 外接晶振容许50PPM的变化
- ◆ 符合FCC/ETSI等国际标准
- ◆ 近距离模式，适用于有特定安全需求的环境
- ◆ 上电复位定时器（PWRT）和振荡器启动定时器（OST）
- ◆ 8051 指令，4 级中断优先设置，双数据指针(DPTRS)
- ◆ 16K×8 的程序存储器，灵活代码保护
- ◆ 256× 8 位 EEPROM 数据存储区，10 年以上保存寿命
- ◆ 256× 8 位 IRAM+ 512× 8 位 XRAM
- ◆ T0、T1 定时器兼容传统 8051 的 T0、T1 定时/计数器
- ◆ T2 定时器兼容主流厂商的 T2 定时/计数器
- ◆ 一个增强型 EUART
- ◆ 一个兼容传统 8051 的 UART
- ◆ 4组功能 I/O 口，共 10 个 I/O
- ◆ 内嵌片上调试功能，可进行在线仿真，2 线烧录和仿真接口
- ◆ 多组中断，T0/T1/T2, TI/RI, INT0/INT1/INT2/INT3/ADC/PWM/SPI/BTM，4 级中断优先级设置
- ◆ 内置 16MHz±1.5%高速振荡器，内置 128KHz±7%低速晶体振荡器。
- ◆ 支持ISP 和IAP 模式

- ◆ 内置6级LVR
- ◆ SPI通信接口
- ◆ WDT 可设置分频和时钟源
- ◆ 6路共用周期12bit PWM，可分为3组互补带死区PWM
- ◆ 12路12bit ADC，可内建1.5v、2v、3v参考基准/可测VDD
- ◆ 省电模式IDLE，可任意端口变化唤醒
- ◆ sleep模式，可外中断唤醒、端口变化唤醒、BTM溢出唤醒
- ◆ 软件可设置主频分频和时钟源切换
- ◆ 宽工作电压范围：2.2V至3.6V
- ◆ 工作温度：-40~105℃
- ◆ 基于KEIL™开发环境
- ◆ SOP16封装

3 电气特性

表3.1：射频电气特性（以下电气特性都是在工作温度25℃，工作电压3.3V条件下得到的）

参数	描述	规格			单位	说明
		最小	典型	最大		
T _{OP}	工作温度	-40		110	℃	
V _{DD}	工作电压	1.9		3.6	V	
F _{xtal}	晶体频率		12	24	MHz	容许50PPM的变化
I _{DD_TX}	TX工作电流		15		mA	P _{OUT} = 0 dBm
I _{DD_RX}	RX工作电流		18		mA	
I _{DD_IDLE}	IDLE工作电流		1		mA	
I _{DD_SLP}	Sleep工作电流		1		μA	
F _{CLK}	输出时钟		12		MHz	
T _{r_spi}	SPI时钟沿上升下降的时间			25	ns	读写不出错的最低要求
F _{SPI}	SPI时钟速度			12	MHz	
F _{OP}	工作频率	2402		2483	MHz	
VSWR	天线端口差异 (Z ₀ =50Ω)		<2:1		VSWR	
RXS	接收灵敏度	-95 @250 Kbps	-90 @1M bps		dBm	BER ≤ 0.1%
RXM	最大输入功率	-20			dBm	BER ≤ 0.1%
R _{data}	数据率	250K		1M	Bit/s	
CI _{co-channel}	同频干扰		9		dB	

参数	描述	规格			单位	说明
		最小	典型	最大		
CI_1MHz	1MHZ同频信号干扰		-1		dB	-60 dBm信号.
CI_2MHz	2MHZ同频信号干扰		-27		dB	-60 dBm信号
CI_3MHz	3MHZ同频信号干扰		-35		dB	-60 dBm信号
CI_Image	Carrier/Interference at image frequency		-20		dB	-67 dBm信号
CI_3MHzUp	Carrier/Interference at>3MHz offset		-33		dB	-60 dBm信号
OBB_1	带外干扰		-10		dBm	30 MHz to 2000 MHz
OBB_2		-27			dBm	2000 MHz to 2400 MHz
OBB_3		-10			dBm	3000 MHz to 12.75 GHz
P _{out_max}	最大发射功率			8.3	dBm	
DF1 _{avg}	最大频偏 00001111 pattern		250		kHz	调制特性TX眼图
DF2 _{max}	最大频偏 01010101 pattern		220		kHz	调制特性TX眼图
DF2 _{max} / DF1 _{avg}	TX EYE opening	80			%	1010序列相对于00001111序列
IBS_1	带内辐射(+/-850kHz)			-20	dBm	随机数
IBS_2	带内辐射2MHz偏移			-40	dBm	随机数
IBS_3	带内辐射3MHz 偏移			-55	dBm	随机数
OBS_1	带外辐射			-60	dBm	30 MHz ~ 1 GHz
OBS_2				-45	dBm	1 GHz ~ 12.75 GHz
OBS_3				-60	dBm	1.8 GHz ~ 1.9 GHz
OBS_4				-65	dBm	5.15Hz ~ 5.3 GHz

表3.2 MCU DC 特性 (TEMP=25°C、VDD=5V、全指令周期)

参数	符号	测试条件	最小值	典型值	最大值	单位
电源电压	V _{cc}	16MHz, Fosc/4	1.7	5	5.5	V
		16MHz, Fosc/2, 滤波 disable	2.2	5	5.5	V
静态电流	I _{DD}	IRC 模式睡眠, 关闭 ILRC/ILRC1		1.4		uA
		IRC 模式睡眠, 关闭 ILRC, 开启 ILRC1		8.2		uA
		IRC 模式睡眠, 开启 ILRC, 关闭 ILRC1		3.5		uA
		IRC 模式睡眠, 开启 ILRC/ILRC1		10.2		uA
		IRC&RTC 模式, 睡眠		10		uA
工作电流	I _{CC}	16MHz/4 分频, 端口输出方波		1.9		mA
		16MHz/2 分频, 端口输出方波		2.9		mA
		32KHz 低速, 关闭高速, 关闭 128KHz 低速, VDD=5V		80		uA
		32KHz 低速, 关闭高速, 关闭 128KHz 低速, VDD=3V		45		uA
		128Hz 低速, 关闭高速, 关闭 32KHz 低速, VDD=5V		130		uA
		128Hz 低速, 关闭高速, 关闭 32KHz 低速, VDD=3V		70		uA

内置高频 RC	F_{IHRC}	温度: -40~105℃ 电压: 2~5.5V	15.76	16	16.24	MHz
内置低 LRC32K	F_{ILRC}	VDD=5V		32		KHz
		VDD=3V		64		
内置低 LRC128K	F_{ILRC1}	温度: -40~105℃ 电压: 2~5.5V	119	128	137	KHz
I/O 管脚输入高电压	V_{IH}	VDD=5V		3.6		V
I/O 管脚输入低电压	V_{IL}			1.0		V
I/O 管脚输入高电压	V_{IH}	VDD=3V		2.16		V
I/O 管脚输入低电压	V_{IL}			0.67		V
I/O 管脚 (P2.0 口 1 级驱动)	I_{OL}	$V_{OL}=0.2VDD$		23.6		mA
	I_{OH}	$V_{OH}=0.8VDD$		11.7		mA
I/O 管脚 (P2.0 口 2 级驱动)	I_{OL}	$V_{OL}=0.2VDD$		53.2		mA
	I_{OH}	$V_{OH}=0.8VDD$		29.2		mA
I/O 管脚 (P2.0 口 3 级驱动)	I_{OL}	$V_{OL}=0.2VDD$		53.2		mA
	I_{OH}	$V_{OH}=0.8VDD$		29.2		mA
I/O 管脚 (P2.0 口 4 级驱动)	I_{OL}	$V_{OL}=0.2VDD$		62.4		mA
	I_{OH}	$V_{OH}=0.8VDD$		38.5		mA
I/O 管脚 (P1.0 口 1 级驱动)	I_{OL}	$V_{OL}=0.2VDD$		23.6		mA
	I_{OH}	$V_{OH}=0.8VDD$		11.1		mA
I/O 管脚 (P1.0 口 2 级驱动)	I_{OL}	$V_{OL}=0.2VDD$		43.2		mA
	I_{OH}	$V_{OH}=0.8VDD$		21.1		mA
I/O 管脚 (P1.0 口 3 级驱动)	I_{OL}	$V_{OL}=0.2VDD$		66.8		mA
	I_{OH}	$V_{OH}=0.8VDD$		26.7		mA
I/O 管脚 (P1.0 口 4 级驱动)	I_{OL}	$V_{OL}=0.2VDD$		81.2		mA
	I_{OH}	$V_{OH}=0.8VDD$		33.3		mA
P2.4/P2.5 (1 级驱动)	I_{OL}	$V_{OL}=0.2VDD$		28.4		mA
	I_{OH}	$V_{OH}=0.8VDD$		13.2		mA
P2.4/P2.5 (2 级驱动)	I_{OL}	$V_{OL}=0.2VDD$		75.6		mA
	I_{OH}	$V_{OH}=0.8VDD$		44.4		mA
P2.4/P2.5 (3 级驱动)	I_{OL}	$V_{OL}=0.2VDD$		75.6		mA
	I_{OH}	$V_{OH}=0.8VDD$		44.4		mA
P2.4/P2.5 (4 级驱动)	I_{OL}	$V_{OL}=0.2VDD$		105.2		mA
	I_{OH}	$V_{OH}=0.8VDD$		65.6		mA
端口上/下拉电阻	R	0.5VDD		60		K Ω
BOR disable	V	温度: -40~105℃	1.55	1.65	1.7	V
BOR 2.2V	V	温度: 25℃		2.15		V
BOR 2.4V	V	温度: 25℃		2.40		V
BOR 2.7V	V	温度: 25℃		2.73		V
BOR 3.0V	V	温度: 25℃		3.15		V
BOR 4.2V	V	温度: 25℃		4.50		V

表3.3 MCU ADC 参数

参数	符号	参数范围	单位
ADC 工作电压	V_{AVDD}	2.0~5.5	V
ADC 工作电流	I_{AVDD}	300	μA
模拟信号输入电压	V_{AIN}	0~ V_{AVDD}	V
分辨率	N_R	12	bit
有效精度	EA	10	bit
转换率	F_C	250	ksps
内部基准	V_{REF}	1.5/2/3 (±1%)	V

4 管脚描述

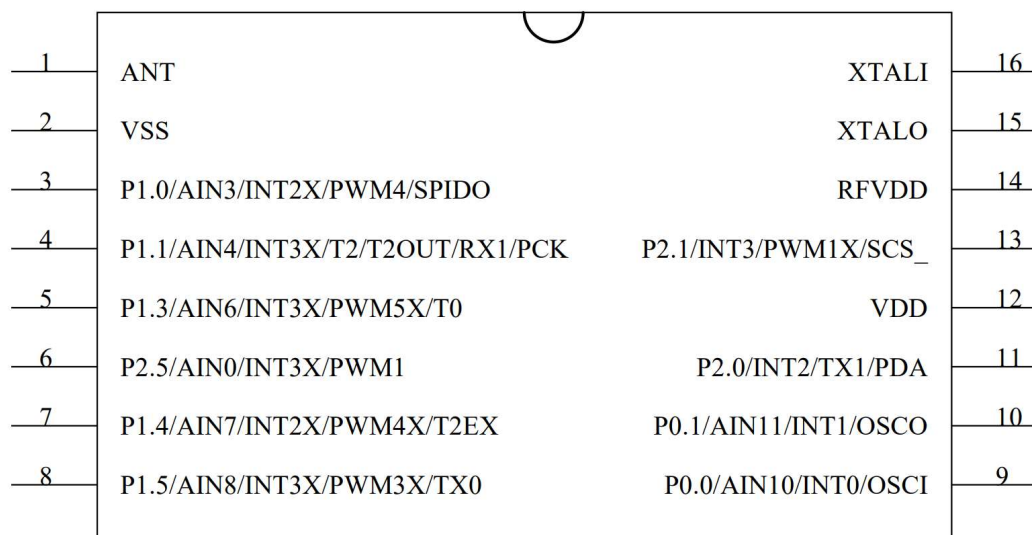


图4.1 WL2610F003 SOP16封装示意图

表4.1 WL2610F003SOP16管脚描述

管脚名	管脚类型	描述
ANT	射频端口	天线端口
VSS	地	地
P0.0	I/O	双向输入输出脚，输入时施密特触发，内置上下拉电阻； 可开漏输出 驱动 4 级可选 可配置 AD 采样脚 AIN10 可配置外中断 INT0 脚 可配置晶振输入脚
P0.1	I/O	双向输入输出脚，输入时施密特触发，内置上下拉电阻； 可开漏输出 驱动 4 级可选 可配置 AD 采样脚 AIN11 可配置外中断 INT1 脚可配置晶振输出脚
P1.0	I/O	双向输入输出脚，输入时施密特触发，内置上下拉电阻； 可开漏输出 驱动 4 级可选 可配置 AD 采样脚 AIN3 可配置外中断 INT2 脚 可配置 PWM4 输出口 可配置 SPI 数据输出口

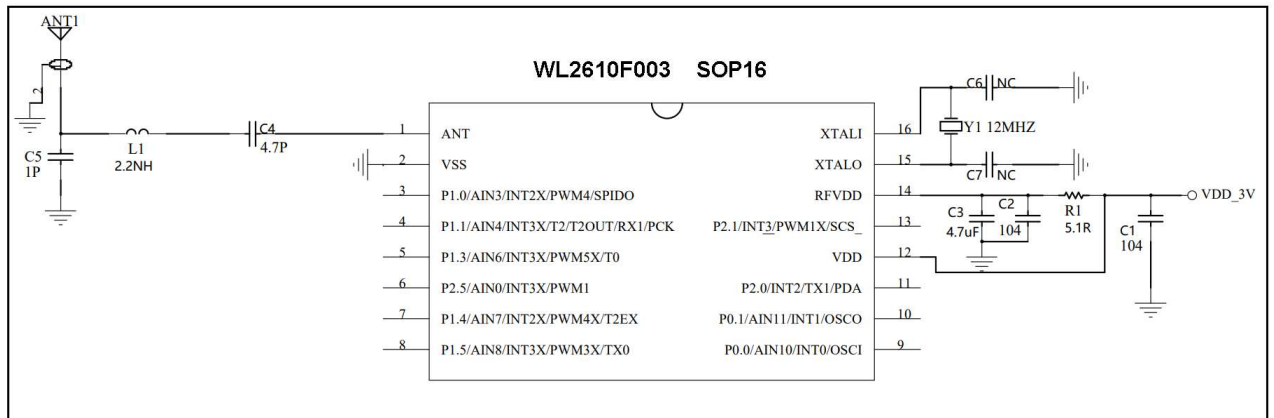
P1.1	I/O	双向输入输出脚，输入时施密特触发，内置上下拉电阻； 可开漏输出 驱动 4 级可选 可配置 AD 采样脚 AIN4 可配置外中断 INT3 脚 可配置 T2 外部时钟输入脚 可配置 T2 1/2 占空比输出脚 可配置 UART1 数据输入脚 烧写时钟脚 PCK
P1.3	I/O	双向输入输出脚，输入时施密特触发，内置上下拉电阻； 可开漏输出 驱动 4 级可选 可配置 AD 采样脚 AIN6 可配置外中断 INT3 脚 可配置 PWM5 输出口 可配置 T0 外部时钟输入脚
P1.4	I/O	双向输入输出脚，输入时施密特触发，内置上下拉电阻； 可开漏输出 驱动 4 级可选 可配置 AD 采样脚 AIN7 可配置外中断 INT2 脚 可配置 PWM4 输出口 可配置 T2EX 脚
P1.5	I/O	双向输入输出脚，输入时施密特触发，内置上下拉电阻； 可开漏输出 驱动 4 级可选 可配置 AD 采样脚 AIN8 可配置外中断 INT3 脚 可配置 PWM3 输出口 可配置 UART0 数据输出脚
P2.0	I/O	双向输入输出脚，输入时施密特触发，内置上下拉电阻； 可开漏输出 驱动 4 级可选 可配置外中断 INT2 脚 可配置 UART1 数据输出脚 烧写数据脚 PDA

P2.1	I/O	双向输入输出脚，输入时施密特触发，内置上下拉电阻； 可开漏输出 驱动 4 级可选 可配置外中断 INT3 脚 可配置 PWM1 输出口 可配置 SPI 的 SCS_脚
P2.5	I/O	双向输入输出脚，输入时施密特触发，内置上下拉电阻； 可开漏输出 驱动 4 级可选 可配置 AD 采样脚 AIN0 可配置外中断 INT3 脚 可配置 PWM1 输出口
VDD	电源	MCU电源
RFVDD	电源	RF电源
XTALO	模拟输出	晶振端口
XTALI	模拟输入	晶振端口

表4.2 射频与微处理器接口

射频与微处理器接口		
	RF	MCU
1	CE	P2.7
2	CSN	P2.6
3	CLK	P2.4
4	MOSI	P2.3
5	PKT	P2.2

5 典型应用


图5.1 WL2610F003SOP16典型应用图
表5.1 WL2610F003SOP16典型应用元件清单

数量	原理图标识	值	封装	描述
----	-------	---	----	----

1	L1	2.2nH	0603	murata, $\pm 0.2\text{nH}$
2	C1,C2	104	0603	murata, $\pm 5\%\text{PF}$, 50V
3	C3	4.7uF	0603	murata, $\pm 5\%\text{PF}$, 50V
4	C4	4.7pF	0603	murata, $\pm 5\%\text{PF}$, 50V
5	C5	1pF	0603	murata, $\pm 5\%\text{PF}$, 50V
6	C6, C7	NC		
7	R1	5.1R	0603	murata
8	Y1	12M	3225	$< \pm 50\text{ppm}$ ESR $< 60\Omega$
9	U1	WL2610F003	SOP16	

6 内部MCU到RF的SPI接口

6.1 SPI 默认格式

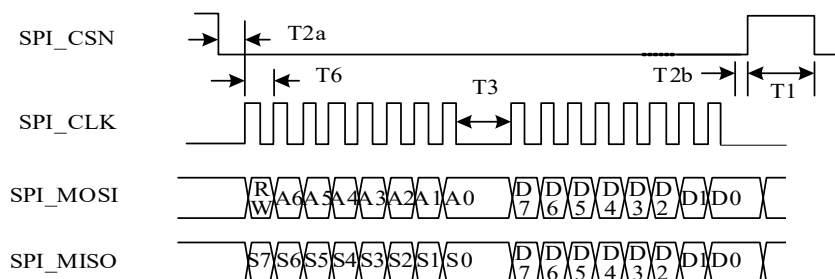


图6.1 4线SPI读写寄存器方式(CKPHA=1)

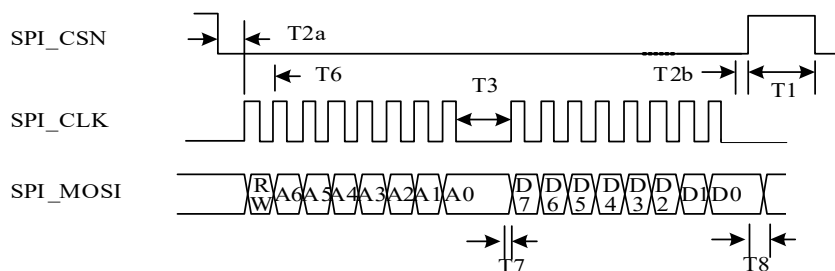


图6.2 3线SPI读寄存器方式 (CKPHA=1)

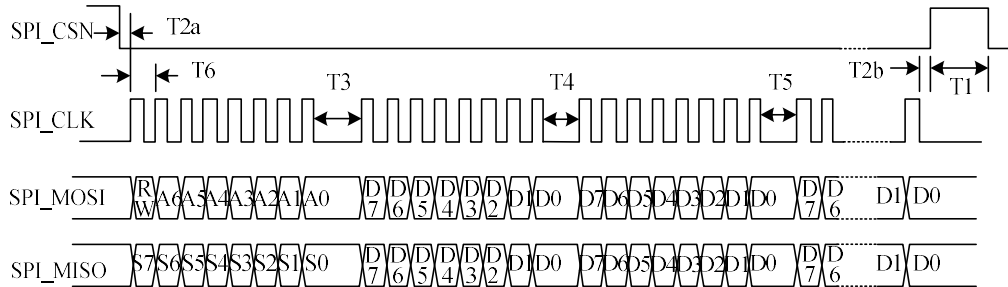


图6.3 4线SPI读写FIFO方式（CKPHA=1）

Notice:

- 1) SPI读写位：写=0，读=1；
- 2) 访问FIFO寄存器时，可以采用只写一次地址的方式来连续读写数据；
- 3) 访问除FIFO外的其他寄存器时，每个CS任务期间只能访问一个字节；

表6.1 SPI时序要求

参数	描述	规格			单位	说明
		最小值	典型值	最大值		
T1	最小SPI闲置时间	250			ns	
T2a	CSN建立时间	20			ns	
T2b	CSN保持时间	200			ns	
T3, T4, T5		450			ns	访问FIFO时
T6		83			ns	
T7	SPI时钟上升沿至RF数据输出时间	0		10	ns	
T8	SPI_CSN至MOSI的上升沿到RF数据输入时间			220	ns	

7射频模块接收/传输流程**7.1 RF初始化**

- 1、引脚CE置高电平，使能芯片（如果芯片有引脚CE）；
- 2、选择3线或4线SPI模式（reg94）；

3、然后写入以下数据到相关寄存器，以初始化芯片：

寄存器	04	17	18	34	35	45	46	52	53
值	0x C2	0x 3A	0x 0C	0x 08	0x 08	0x 00	0x 09	0x 19	0x 40
寄存器	67	68	69	80					
值	0x 90	0x 25	0x 0A	0x F8					

4、reg65选择编码方式和FEC（发送设备需要与接收设备设置相同的值）；

5、reg64、reg81设置数据帧格式，reg72、73、74、75、76、77、78、79设置syncword（发送设备需要与接收设备设置相同的值）。

7.2 发送流程“短包”（≤63bytes）

进行RF初始化后，发送流程需要加入以下步骤：

- 1、reg18设置发射功率增益；
- 2、reg15设置发射频率信道；
- 3、reg104清TX FIFO；
- 4、reg100往FIFO写入数据长度；
- 5、reg100写数据到FIFO，且数据长度不能长于FIFO长度范围；
- 6、清reg15[7]，设置reg14[0]，FIFO的数据即可发出，然后就可以得到一个发送完成的标志，引脚PKT为高或者PKT_FLAG标志位为1(reg97[6])，此时WL1601处于idle模式；
- 7、重复步骤3、4、5、6发送其他数据包，或者进入接收流程。

7.3 接收流程“短包”（≤63bytes）

RF初始化后，接收流程中需要加入以下步骤：

- 1、reg70[5]选择短距离模式或者正常工作模式；
- 2、reg15设置接收频率的信道；
- 3、reg105清RX FIFO；
- 4、清reg14[0]，设置reg15[7]，等待PKT引脚为高或者reg97的PKT_FLAG标志位为1（意为已经接收到1个包）；
- 5、读取reg96检查CRC错误标志位；如果CRC错误标志位为0，则从FIFO（reg100）得到数据，得到的第一个字节就是需要读取的长度；如果CRC错误标志位为1，则重复步骤3、4，等待下一个包；
- 6、重复步骤3、4、5接收新数据，或者进入发送流程；
- 7、MCU应当设置time out，如果超时，表示没有收到数据，应清reg15[7]，使WL1601退出接收状态。

7.4 发送流程“长包”（≤255bytes且>63bytes）

RF初始化后，发送流程（长包）需要加入以下步骤：

- 1、reg18设置发射功率增益；
- 2、reg15设置发送频率信道；
- 3、reg104清TX FIFO；
- 4、FIFO写入数据长度（reg100）；

- 5、FIFO写入数据（reg100）（FIFO是64bytes，可以最多写入63bytes），清reg15[7]，设置reg14[0]；
- 6、reg97检查FIFO标志位和PKT标志位，如果FIFO_FLAG为1而PKT_FLAG为0，则FIFO可以写入新数据（数据长度不能超过64位FIFO满阈值（reg80、reg81））；
- 7、重复步骤6直到MCU将全部数据写入FIFO且FIFO_FLAG为1，清reg14[0]，长包完成发送；
- 8、重复步骤2-7，发送其他数据包，或者进入接收流程。

7.5 接收流程“长包”（≤255bytes且>63bytes）

- 1、选择短距离模式或者正常工作模式reg70[5]；
- 2、reg15设置发送频率信道；
- 3、reg105清RX_FIFO；
- 4、清reg14[0]，设置reg15[7]；
- 5、reg97检查FIFO_FLAG和PKT_FLAG，如果FIFO标志位为1，则从FIFO取数据（reg100），如果在极端环境，MCU需要一个时钟来避免等待FIFO标志位；
- 6、必要时重复步骤5，直到MCU读取了全部数据，清reg15[7]，长包接收完成；
- 7、重复步骤3-6接收其他数据包，或者进入发送流程。

7.6 进入IDLE模式流程

按照以下步骤进入空闲模式：

- 1、清reg14[0]，清reg15[7]。

7.7 进入SLEEP模式流程

RF初始化后，按照以下步骤进入sleep模式：

- 1、reg70设置sleep使能位。

7.8 SLEEP唤醒

从Sleep模式唤醒，进入idle模式的方式有如下2种：

- 方法1：使SPI_CSN保持低电平大于2ms；
方法2：CE脚复位

7.9 扫描RSSI流程

RF初始化后，以下步骤是RSSI扫描流程：

- 1、设置reg22打开RSSI功能，低2位需为0；
- 2、设置需要扫描的频道数量reg84；
- 3、设置第一个扫描的频道号reg86（也叫RSSI起始信道）；
- 4、设置reg86[7]开始扫描RSSI；
- 5、等待PKT_FLAG为1（reg97），从FIFO（reg100）得到信道的RSSI值。

7.10 传输数据率250K时的流程

RF初始化后，在进入前面章节讲述的发送/接收流程之前，需要加入以下步骤：

- 1、在发送流程之前写入以下数据到相关寄存器

寄存器	64	106	107	108	109	110	111
值	0x68	0x68	0xC3	0x16	0x7C	0x6E	0xA1

2、在接收流程之前写入以下数据到相关寄存器

寄存器	64	106	107	108	109	110	111
值	0x68	0x68	0xC3	0x7A	0x89	0xC1	0x97

注：

- 1、reg106的值需要根据使用环境的噪声进行设置，以得到最小的丢包率，取值范围0x60~0xA0H；
- 2、如果要从250Kbps改回1Mbps，上表中的寄存器应当被MCU写回默认值；
- 3、每次收发转换时，reg108~111都需要按照上表对应收发，写入相应值。

8 射频相关寄存器信息

通过SPI访问以下寄存器；其他寄存器仅供内部调试，请保持初始化值。

寄存器14 **默认值：0x00** **可读写**

Bit	Bit Name	Description
7-1	保留	
0	Start_TXFIFO	写1开始发送数据到FIFO，发送完成后，该位自动被硬件清0，如需进入发送模式，则需重写该位为1。

寄存器15 **默认值：0x30** **可读写**

Bit	Bit Name	Description
7	Start_RX	写1进入接收模式，接收到有效数据包后，该位自动被硬件清0，如需进入接收模式，则需重写该位为1。
6-0	Frequency_Channel	The frequency of channel= 2402+ Frequency Channel (MHz).

寄存器18 **默认值：0x08** **可读写**

Bit	Bit Name	Description
7-4	TX power	发射功率增益
3	保留	
2	TX power	发射功率增益
1-0	保留	

寄存器22 **默认值：0x03** **可读写**

Bit	Bit Name	Description
-----	----------	-------------

7-2	保留	
1-0	RSSI_DISAB LE	=11: 禁止RSSI功能 =00: 使能RSSI功能

寄存器30 默认值: 0x80 可读写

Bit	Bit Name	Description
7	SPI_CKPHA	=1: 第二个时钟沿捕捉数据; =0: 第一个时钟沿捕捉数据;
6-0	保留	

寄存器37 默认值: 0x00 可读写

Bit	Bit Name	Description
7-2	保留	
1	CLEAR_PKT FLAG	写1清PKT_FLAG标志位
0	CLEAR_FIFO FLAG	写1清FIFO_FLAG标志位

寄存器39 默认值: 0x00 可读写

Bit	Bit Name	Description
7-1	保留	
0	APL_clk_sel	1: 24MHz frequency of external crystal 0: 12MHz frequency of external crystal

寄存器64 默认值: 0x78 可读写

Bit	Bit Name	Description
7-5	PREAMBLE LEN	Preamble长度=1+preamble_len(byte)

4-3	SYNCWORD_LEN	=11: syncword为8字节 {包含reg79、reg78、reg77、reg76、reg75、reg74、reg73、reg72} =10: syncword为6字节 {包含reg79、reg78、reg77、reg76、reg73、reg72} =01: syncword为4字节 {包含reg79、reg78、reg73、reg72} =00: syncword为2字节 {包含reg73、reg72}
2-0	TRAILER_LEN	Trailer长度=4+ (2*trailer_len) (bits)

寄存器65 默认值: 0x00 可读写

Bit	Bit Name	Description
7-6	保留	
5-4	FEC_TYPE	=00: No FEC =01: FEC13 =10: FEC23
3-0	保留	

寄存器70 默认值: 0x03 可读写

Bit	Bit Name	Description
7	保留	
6	SLEEP_ENABLE	写1进入sleep模式
5	LNA_Off_Mode	=1: 近距离模式 =0: 正常工作模式
4-0	保留	

寄存器80 默认值: 0x20 可读写

Bit	Bit Name	Description
7-3	FIFO_Empty_Threshold	FIFO空阈值
2-0	FIFO_Full_Threshold_H	FIFO满阈值高位

寄存器81 默认值：0x47 可读写

Bit	Bit Name	Description
7-6	FIFO_Full_Threshold L	FIFO满阈值低位
5-0	SYNCWORD_Threshold	SYNCWORD_Threshold值推荐设为syncword length-1

寄存器84 默认值：0xFD 可读写

Bit	Bit Name	Description
7-2	Scan_RSSI_CH_NUM	扫描RSSI的信道数
1-0	保留	

寄存器86 默认值：0x00 可读写

Bit	Bit Name	Description
7	Start_Scan_RSSI	写1开始扫描RSSI，扫描完成后该位被硬件自动清零。
6-0	Channel_Offset_of_RSSI_Scan	从(2402+Channel_Offset_of_RSSI_Scan)MHz信道开始扫描RSSI

寄存器94 默认值：0x00 可读写

Bit	Bit Name	Description
7	THREE_WIRE_SPI_E N	=1：切换到3线SPI接口 =0：切换到4线SPI接口
6-0	保留	

寄存器96 只读

Bit	Bit Name	Description
7	CRC_VERIFY_FLAG	=1：CRC认证错误 =0：CRC认证正确
6-0	保留	

寄存器97 只读

Bit	Bit Name	Description
7	保留	
6	PKT_FLAG	接收/发送包完成标志位，1表示完成
5	FIFO_FLAG	FIFO空/满标志

4-0	保留	
-----	----	--

寄存器100 默认值:0x00 可读写

Bit	Bit Name	Description
7-0	FIFO_DATA	将要发送的数据，或已经收到的数据

寄存器104 默认值: 0x00 可读写

Bit	Bit Name	Description
7	CLR_W_PTR	写1，清空FIFO写指针； 读取时总为0
6	保留	
5-0	FIFO_W_PTR	FIFO写指针，只读

寄存器105 默认值: 0x00 可读写

Bit	Bit Name	Description
7	CLR_R_PTR	写1，清空FIFO读指针； 读取时总为0
6	保留	
5-0	FIFO_R_PTR	FIFO读指针，只读

寄存器106 默认值: 0x32 可读写

Bit	Bit Name	Description
7-0	DSSS Threshold	匹配滤波器阈值

寄存器107 默认值: 0x11 可读写

Bit	Bit Name	Description
7	Switch_VER	0: 1Mbps调制解调器模式 1: 250Kbps调制解调器模式
6-4	SF_num[2:0]	调制解调器分频因子
3-0	SF_pattern[3:0]	调制解调器扩频模式

寄存器108 默认值: 0x3E 可读写

Bit	Bit Name	Description
7-0	Match_filter_coeff0[15:8]	匹配滤波器系数

寄存器109 默认值：0x68 可读写

Bit	Bit Name	Description
7-0	Match_filter_coeff0[7:0]	匹配滤波器系数

寄存器110 默认值：0x85 可读写

Bit	Bit Name	Description
7-0	Match_filter_coeff1[15:8]	匹配滤波器系数

寄存器111 默认值：0x76 可读写

Bit	Bit Name	Description
7-0	Match_filter_coeff1[7:0]	匹配滤波器系数

9 射频数据包

Preamble	SYNC	Trailer	Payload	CRC
----------	------	---------	---------	-----

Preamble: 1-8字节, 可编程

SYNC: 16/24/32/40/48/56/64位, 编程同SYNCWORD设备

Trailer: 0-18位, 可编程

Payload: TX/RX数据, 0-64位

CRC: 可选8/16位CRC

10 射频电路电源要求

避免使用变频DC-DC变换, 特别是变换频率在50kHz以下直流变换器会干扰RF通讯, 电机系统内不要省滤波电容; 2μA的sleep电流指的是常温下的情况, 高温下sleep电流会上升到>20μA, 这是由MOS的漏电特性决定, 非电路设计问题。

11 射频模块应用注意事项

11.1 天线及匹配

匹配的第一要求是50ohm阻抗线, 第二准则是长线串电容谐振消除, 宽线并电感谐振消除。如果不按照手册中推荐的封装, 而是定制封装, 由此造成不同的天线管脚位置, 那么匹配需要根据实际进行相应的调整。

11.2 IO电压

IO管脚的电压不应高于VDD的电压。

注意: XTALI、XTALO、ANT、ANTB的电压不得超过2.0V。

11.3 POR

POR 电路要求, 下电时电源需要降低到可复位的最高限0.5V, 上电时电源爬升速度要求3V/ms。

11.4 状态转换

关于各个模式之间的切换如下图所示：

模式转换时间信息：以工作 16M/4T 为例：↵

当前模式↵	目标模式↵	转换所需时间↵
IDLE 模式↵	TX 模式↵	216us↵
IDLE 模式↵	RX 模式↵	86us↵
TX 或 RX 模式↵	IDLE 模式↵	86us↵
SLEEP 模式↵	TX 模式↵	2.5ms↵
SLEEP 模式↵	RX 模式↵	2.5ms↵

↵

说明：当启动TX mode之后如果检测到发送结束标志PKT_FLAG之后，会自动进入idle模式。当RX mode之后检测到PKT_FLAG之后也同样会自动进入idle模式，这些是由硬件自动完成的。

注意：

- 1、Reg14[0]和Reg15[7]不能同时为1。
- 2、不能在RX或TX状态下发送sleep指令（即写reg70[6]=1），例如，如果在RX状态下没有收到数据而超时，应先清reg15[7]，然后再发送sleep指令，才能使芯片正确进入sleep状态。

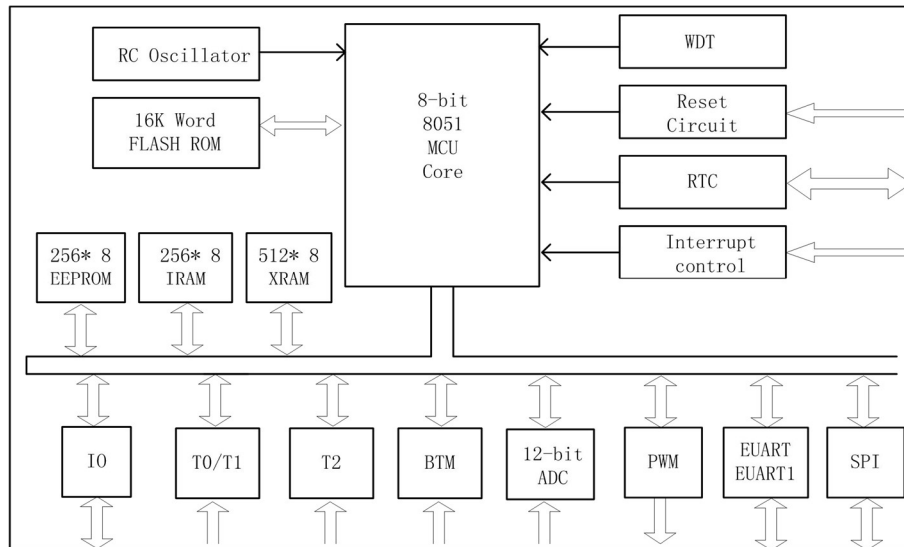
11.5 同步字使用注意事项

同步字syncword的字长、阈值、内容的设置会影响射频性能，较长的字长、非规律的内容可以增加通讯距离和收发包成功率，建议使用手册中的同步设置。

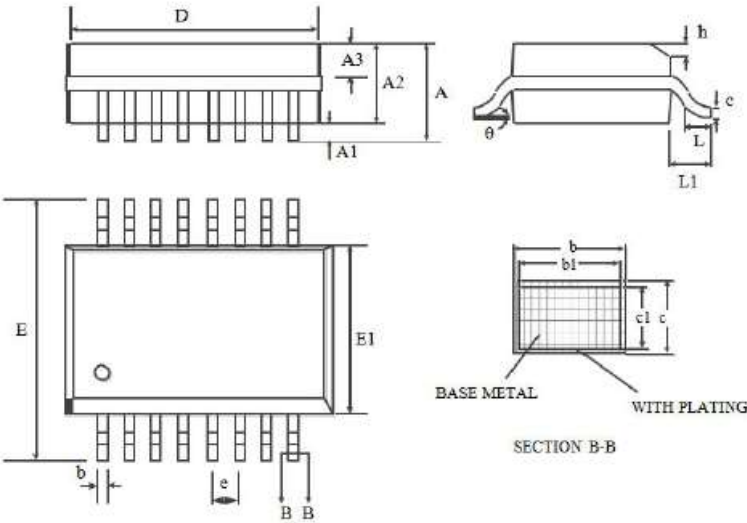
同步字的阈值应根据字长作相应调整，字长越短，阈值应设越低值。

12 MCU模块

12.1 系统框图



13 封装形式 SOP16



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	--	--	1.75
A1	0.10	--	0.225
A2	1.30	1.40	1.50
A3	0.60	0.65	0.70
b	0.39	--	0.48
b1	0.38	0.41	0.43
c	0.21	--	0.26
c1	0.19	0.20	0.21
D	9.70	9.90	10.10
E	5.80	6.00	6.20
E1	3.70	3.90	4.10
e	1.27BSC		
h	0.25	--	0.50
L	0.50	--	0.80
L1	1.05BSC		
θ	0	--	8°