
WL2670A2用户手册

2.4G无线收发SOC芯片

WL2670A2QFN32

Version 1.0



上海晶曦微电子科技有限公司

本公司保留对产品在设计、功能和设计方面的改进作进一步说明的权利。

版本修订记录

版本	更新日期	修改记录
1.0	2019-10-22	New Release

目录

1	芯片简介	5
2	芯片主要特点	5
	产品特性	5
	射频特点	7
3	电气特性	7
	最大绝对额定值	7
	直流特性	9
	交流特性	11
	输出特性—端口PA, PB, PC, PD	11
	输入特性—端口PA, PB, PC, PD, NRST	12
	端口漏电流特性—PA, PB, PC, PD	12
	定时器/计数器输入采样要求	12
	内部HIRC振荡器	13
	内部LIRC振荡器	13
	外部32.768KHz晶振	14
	外部HXT晶振	14
	射频模块电气特性（以下电气特性都是在工作温度25℃，工作电压3.3V条件下得到的）	14
4	管脚描述	16
5	典型应用	18
6	内部MCU到RF的SPI接口	18
6.1	SPI默认格式	19
7	射频模块接收/传输流程	20
7.1	RF初始化	20
7.2	发送流程“短包”（≤63BYTES）	20
7.3	接收流程“短包”（≤63BYTES）	20
7.4	发送流程“长包”（≤255BYTES且>63BYTES）	21
7.5	接收流程“长包”（≤255BYTES且>63BYTES）	21
7.6	进入IDLE模式流程	21
7.7	进入SLEEP模式流程	21
7.8	SLEEP唤醒	21
7.9	扫描RSSI流程	21
7.10	传输数据率250K时的流程	22
8	射频相关寄存器信息	22
9	射频数据包	27
10	射频电路电源要求	27
11	发射功率的调整	27
12	射频模块应用注意事项	28
12.1	IO电压	28
12.2	POR	28
12.3	状态转换	28
12.4	同步字使用注意事项	29
13	MCU模块	29

13.1	32位CORTEx®-M0+内核	29
13.2	存储器(MEMORY)	29
	嵌入式闪存存储器(Flash)	29
	内置SRAM	29
13.3	时钟系统	29
13.4	工作模式	30
13.5	中断控制器	31
13.6	复位控制器	32
13.7	通用IO端口	32
13.8	定时器和看门狗	32
	高级控制定时器(TIM1)	33
	通用定时器(TIM2)	33
	可编程计数器阵列(PCA)	33
	低功耗定时器(LPTIM)	33
	基础定时器(TIM10/11)	33
	独立看门狗(IWDG)	33
	系统窗口看门狗(WWDG)	33
	SysTick定时器	33
13.9	RTC(实时时钟)	34
13.10	通用异步收发器UART0~UART1, LPUART	34
13.11	同步串行接口(SPI)	34
13.12	I2C总线接口	34
13.13	ONE-WIRE总线	34
13.14	蜂鸣器(BEEP)	34
13.15	自动唤醒(AWK)	34
13.16	时钟校准电路	34
13.17	唯一ID号	34
13.18	CRC16硬件循环冗余校验码	34
13.19	12 Bit SAR型ADC	34
13.20	低电压检测器(LVD)	34
13.21	电压比较器(VC)	34
13.22	嵌入式调试系统	35
13.23	高安全性	35
14	系统架构图	35
15	存储器映射	37
	存储空间和模块地址	39
16	封装形式	40

1 芯片简介

WL2670A2是一款低成本，高集成度的2.4G无线收发芯片，采用GFSK调制。芯片集成了RF收发、数据链路和低功耗的MCU。具有高灵敏度、低功耗以及抗干扰能力强的优点，适用于无线遥控、无线键鼠、无线通讯以及工业控制等领域。

内置了CRC、FEC、Auto ACK和自动重传机制，可以大大简化系统设计并优化性能。同时外围电路简单，只需搭配MCU以及少数外围被动元件。为了提高电池使用寿命，芯片在各个环节都降低功耗，芯片最低工作电压可以到1.9V，射频模块最低睡眠模式电流小于1 μ A。

内嵌32位ARM® Cortex®-M0+内核的超低功耗、Low Pin Count和宽电压工作范围(2.4V~5.5V)的微控制器，最高可运行在24MHz，内置64K字节的嵌入式Flash，4K字节的SRAM，集成了12位1Msps 高精度SAR型ADC、RTC、比较器、多路UART、SPI、I2C和PWM等丰富的外设接口，具有高整合度、高抗干扰、高可靠性的特点。配合成熟的Keil μ Vision调试开发软件，支持C语言及汇编语言在线快速开发与调试。

2 芯片主要特点

产品特性

■ 内核

- ◆ ARM® Cortex®-M0+内核，最高运行到24MHz
- ◆ 一个24位系统定时器
- ◆ 支持低功耗睡眠模式
- ◆ 单周期32位硬件乘法器

■ 存储器

- ◆ 64K字节嵌入式Flash，具有擦写保护功能
- ◆ 4K字节SRAM

■ 时钟与电源

- ◆ 4路可选时钟源
 - 外部4MHz~24MHz高速晶振
 - 外部32.768KHz晶振
 - 内部4MHz-24MHz高速时钟
 - 内部低速38.4KHz/32.768KHz时钟
 - 支持硬件时钟监视
- ◆ 电源管理
 - 两种低功耗工作模式：Sleep、Deep Sleep
 - 低电压检测，可配置为中断或复位

■ 中断

- ◆ 嵌套向量中断控制器(NVIC)用于控制32个中断源，每个中断源可设置为4个优先级

- ◆ 支持串行调试(SWD)带2个观察点/4个断点

■ 通用I/O引脚

- ◆ 12个I/O

■ 通信接口

- ◆ UART0-UART1标准通讯接口
- ◆ 支持低速时钟的超低功耗UART
- ◆ SPI标准通讯接口，最高达8Mbps/s
- ◆ I2C标准通讯接口，最高达1Mbps/s
- ◆ One-Wire通讯接口

■ 蜂鸣器频率发生器

■ 定时器/计数器

- ◆ 1x16位高级控制定时器：有4通道PWM输出/输入捕获，支持3路互补输出，以及死区生成和紧急停止功能
- ◆ 1x16位通用定时器，支持4路比较输出/输入捕获，PWM输出
- ◆ 1x16位可编程定时器阵列，支持5路输入捕获/比较输出，PWM输出
- ◆ 2x16/32位基础定时器/计数器
- ◆ 1x16位低功耗定时器
- ◆ 自动唤醒定时器
- ◆ 系统窗口看门狗和独立看门狗定时器

■ RTC

- ◆ 支持RTC计数(秒/分/小时)及万年历功能(日/月/年)
- ◆ 支持闹铃功能寄存器(秒/分/小时/日/月/年)
- ◆ 支持RTC从Deep Sleep模式唤醒系统

■ ADC

- ◆ 7通道12位1Msps采样速率，12位SAR型ADC

■ 电压比较器(VC) / 低电压检测器(LVD)

■ 硬件CRC-16模块

■ 工作条件

- ◆ 宽电压工作范围2.4V至5.5V
- ◆ 宽工作频率最高至24MHz
- ◆ 工作温度：-40℃至+85℃

■ 16字节的芯片唯一ID(CID)

■ 开发工具

- ◆ 全功能的嵌入式调试解决方案
- ◆ 在系统编程(ISP编程)方案

射频特点

- 低功耗的2.4GHz ISM频段、GFSK射频收发器
- 1Mbps/250Kbps的数据速率
- DSSS调制解调器
- 简单的微处理器接口-SPI
- 强大的C/I提供良好的WIFI共存性能
- 可编程数据白化
- 支持FEC，增加通信可靠性
- 支持8/16位CRC
- 支持AGC
- Auto ACK和自动重传
- 高效的功耗管理模块（最低1 μ A休眠电流）
- 外接晶振容许50PPM的变化
- 符合FCC/ETSI等国际标准
- 近距离模式，适用于有特定安全需求的环境
- 可外接PA，增加通讯距离

3 电气特性

最大绝对额定值

如无特殊说明，所有典型值均基于室温和电源电压3.3V测试。

最小值和最大值如下表中定义的工作温度、工作电压、工作频率范围所示。如无特殊说明，所有数据均在此范围内测试。

表3-1工作和贮藏条件

Symbol	Parameter	Conditions	Min	Typ	Max	Unit
Vpower	电源电压		0		5.5	V
Viopin	IO的电压		-0.3		Vpower+0.3	V
Vop	工作电压		2.4	3.3	5.5	V
Tstg	存储温度		-40	25	150	°C
Top	工作温度		-40	25	85	°C
Fcpu	CPU工作频率		8		24M	Hz

VESDHBM	ESD @ Human Body Mode		7			KV
VESDCDM	ESD @ Charge Device Mode		1.5			KV
VESDMM	ESD @ machine Mode		400			V
I _{latchup}	Latch up current		T.B.D			mA

推荐工作条件

参数	符号	条件	额定值		单位	参考
			最小值	最大值		
电源电压	VDD	-	2.4	5.5	V	
VCAP电容	C _s	-	0.47	2.2	μF	
工作温度	T _a	-	-40	85	°C	

注意：

- 推荐工作条件是确保半导体芯片正常工作的条件。在推荐工作条件的范围内，电气特性的所有规格值均可得到保证。务必在推荐工作条件下使用半导体芯片。超出该条件的使用可能会影响半导体的可靠性。
- 对于本数据手册中未记载的项目、使用条件或逻辑组合的使用，本公司不做任何保障。如果用户考虑在所列条件之外使用本芯片，请事前联系销售代表。

直流特性

表3-2工作电流特性

Symbol	Parameter	Condition			Typ	Max ⁽¹⁾	Unit
I_{DD} (Run RAM)	All Peripherals clock OFF, Run while(1) in RAM	$V_{core}=1.2V$ $V_{DD}=3.3V$	HIRC source	Clock	4M		μA
					8M		
					16M		
					24M		
I_{DD} (Run CoreMark)	All Peripherals clock OFF, Run CoreMark in Flash	$V_{core}=1.2V$ $V_{DD}=3.3V$	HIRC source	Clock	4M		μA
					8M		
					16M		
					24M		
I_{DD} (Run Mode)	All Peripherals clock ON, Run while(1) in Flash	$V_{core}=1.2V$ $V_{DD}=2.4V-5.5V$	HIRC source	Clock	4M	480	μA
					8M	960	
					16M	1920	
					24M	2880	
	All Peripherals clock OFF, Run while(1) in Flash	$V_{core}=1.2V$ $V_{DD}=2.4V-5.5V$	HIRC source	Clock	4M	400	μA
					8M	800	
					16M	1600	
					24M	2400	
	All Peripherals clock ON, Run while(1) in Flash	$V_{core}=1.2V$ $V_{DD}=2.4V-5.5V$	LXT 32.768KHz Clock source (Driver=1)		$T_a=-40$ to $25^{\circ}C$		μA
					$T_a=50^{\circ}C$		
					$T_a=85^{\circ}C$		
					$T_a=125^{\circ}C$		
	All Peripherals clock OFF, Run while(1) in Flash	$V_{core}=1.2V$ $V_{DD}=2.4V-5.5V$	LXT 32.768KHz Clock source (Driver=1)		$T_a=-40$ to $25^{\circ}C$		μA
					$T_a=50^{\circ}C$		
					$T_a=85^{\circ}C$		
					$T_a=125^{\circ}C$		
I_{DD} (Sleep Mode)	All Peripherals clock ON,	$V_{core}=1.2V$ $V_{DD}=2.4V-5.5V$	HIRC source	Clock	4M		μA
					8M		
					16M		
					24M		
	All Peripherals clock OFF,	$V_{core}=1.2V$ $V_{DD}=2.4V-5.5V$	HIRC source	Clock	4M		μA
					8M		
					16M		
					24M		
	All Peripherals clock ON,	$V_{core}=1.2V$ $V_{DD}=2.4V-5.5V$	LXT 32.768KHz Clock source (Driver=1)		$T_a=-40$ to $25^{\circ}C$		μA
					$T_a=50^{\circ}C$		
					$T_a=85^{\circ}C$		
					$T_a=125^{\circ}C$		

I _{DD} (DeepSleep Mode)	All Peripherals clock OFF,	V _{core} =1.2V VDD =2.4V- 5.5V	LXT 32.768KHz Clock source (Driver=1)	Ta=-40 to 25°C			μA
				Ta=50°C			
				Ta=85°C			
				Ta=125°C			
	All Peripherals clock OFF, Except RTC,IWDG , LPTIM,AWK	V _{core} =1.2V VDD =2.4V- 5.5V		Ta=-40 to 25°C	1.25		μA
				Ta=50°C			
				Ta=85°C			
				Ta=125°C			
	All Peripherals clock OFF,except RTC	V _{core} =1.2V VDD =2.4V- 5.5V		Ta=-40 to 25°C	1.05		μA
				Ta=50°C			
				Ta=85°C			
				Ta=125°C			
	All Peripherals clock OFF,except IWDG	V _{core} =1.2V VDD =2.4V- 5.5V		Ta=-40 to 25°C	1.1		μA
				Ta=50°C			
				Ta=85°C			
				Ta=125°C			
	All Peripherals clock OFF,except LPTIM	V _{core} =1.2V VDD =2.4V- 5.5V		Ta=-40 to 25°C	1.1		μA
				Ta=50°C			
				Ta=85°C			
				Ta=125°C			
	All Peripherals clock OFF,except AWK	V _{core} =1.2V VDD =2.4V- 5.5V		Ta=-40 to 25°C	1.0		μA
				Ta=50°C			
				Ta=85°C			
				Ta=125°C			
	All Peripherals clock OFF,	V _{core} =1.2V VDD =2.4V- 5.5V		Ta=-40 to 25°C	0.8		μA
				Ta=50°C			
				Ta=85°C			
				Ta=125°C			

Note:

1. Guaranteed by characterization results at 85 °C, unless otherwise specified.

Power On Reset/Brown Out Reset

表3-3 POR/Brown Out

Symbol	Parameter	Condition	Min	Typ	Max	Unit
V _{por}	POR释放电压(上电过程) BOR检测电压(掉电过程)		2.2	2.25	2.3	V

交流特性

输出特性—端口 PA, PB, PC, PD

Symbol	Parameter	Condition	Min	Max	Unit
V_{OH}	High level output voltage Source Current	Sourcing 4 mA, VDD = 3.3 V (see Note 1)	VDD-0.25		V
		Sourcing 6 mA, VDD = 3.3 V (see Note 2)	VDD-0.6		
V_{OL}	Low level output voltage Sink Current	Sinking 4 mA, VDD = 3.3 V (see Note 1)		VSS+0.25	V
		Sinking 6 mA, VDD = 3.3 V (see Note 2)		VSS+0.6	
V_{OHD}	High level output voltage Double Source Current	Sourcing 8 mA, VDD = 3.3 V (see Note 1)	VDD-0.25		V
		Sourcing 12 mA, VDD = 3.3 V (see Note 2)	VDD-0.6		
V_{OLD}	Low level output voltage Double Sink Current	Sinking 8 mA, VDD = 3.3 V (see Note 1)		VSS+0.25	V
		Sinking 12 mA, VDD = 3.3 V (see Note 2)		VSS+0.6	

Notes:

1. The maximum total current, IOH(max) and IOL(max), for all outputs combined, should not exceed 40 mA to satisfy the maximum specified voltage drop.
2. The maximum total current, IOH(max) and IOL(max), for all outputs combined, should not exceed 100 mA to satisfy the maximum specified voltage drop.

输入特性—端口 PA, PB, PC, PD, NRST

Symbol	Parameter	Conditions	Min	Typ	Max	Unit
V _{IT+}	Positive-going input threshold voltage	VDD=2.4				V
		VDD=3.3	1.8	2	2.2	V
		VDD=5.5	2.9	3.1	3.3	V
V _{IT-}	Negative-going input threshold voltage	VDD=2.4				V
		VDD=3.3	1.8	2	2.2	V
		VDD=5.5	2.9	3.1	3.3	V
V _{hys}	Input voltage hysteresis (V _{IT+} - V _{IT-})	VDD=2.4				V
		VDD=3.3	0.7	0.7	0.7	V
		VDD=5.5	0.9	0.9	0.9	V
R _{pullhigh}	Pullup Resistor	Pullup enable		80		Kohm
C _{input}	Input Capacitance			5		pf

端口漏电特性—PA, PB, PC, PD

Symbol	Parameter	Conditions	VDD	Max	Unit
I _{lkg}	Leakage current	V (see Note 1,2)	2.5 V/3.6 V	±50	nA

Notes:

1. The leakage current is measured with VSS or VDD applied to the corresponding pin(s), unless otherwise noted.
2. The port pin must be selected as input.

定时器/计数器输入采样要求

Symbol	Parameter	Conditions	Min	Max	Unit
T(int)	External interrupt timing	External trigger signal for the interrupt flag(see Note 1)	30		ns
T(cap)	Timer Captuter timing	TIM1/TIM2 capture pulse width F _{system} =4Mhz	0.5		μs
f _{EXT}	Timer clock frequency applied to pin	TIM1,TIM2,TIM10,TIM11 external clock input F _{system} =4Mhz	0	f _{TIMxCLK} /2	MHz
T(PCA)	PCA clock frequency applied to pin	PCA external clock input F _{system} =4Mhz	0	f _{PCACLK} /2	MHz

Note:

1. The external signal sets the interrupt flag every time the minimum t(int) parameters are met. It may be set even with trigger signals shorter than t(int).

内部 HIRC 振荡器

Symbol	Parameter	Conditions	Min	Typ	Max	Unit
F_{MCLK}	Internal RC Oscillation frequency		4.0	4.0 8.0 16.0 22.12 24	24	MHz
T_{Mstart}	Start-up time Not including software calibration	$F_{MCLK}=4\text{MHz}$		6.0		μs
		$F_{MCLK}=8\text{MHz}$		4.0		μs
		$F_{MCLK}=16\text{MHz}$		3.0		μs
		$F_{MCLK}=24\text{MHz}$		2.5		μs
I_{MCLK}	Current consumption	$F_{MCLK}=4\text{MHz}$		80		μA
		$F_{MCLK}=8\text{MHz}$		100		μA
		$F_{MCLK}=16\text{MHz}$		120		μA
		$F_{MCLK}=24\text{MHz}$		140		μA
DC_{MCLK}	Duty cycle		45	50	55	%
D_{evM}	Frequency Deviation	VDD = 2.5V ~ 5.5V TAMB = -40°C ~ 85°C	-2.5		+2.5	%
		VDD = 2.5V ~ 5.5V TAMB = -40°C ~ 50°C	-2.0		+2.0	%

内部 LIRC 振荡器

Symbol	Parameter	Conditions	Min	Typ	Max	Unit
F_{ACLK}	Internal RC Oscillation frequency			38.4 32.768		KHz
T_{Astart}	Start-up time			30		μs
I_{ACLK}	Current consumption			0.25		μA
DC_{ACLK}	Duty cycle		45	50	55	%
D_{evA}	Frequency Deviation	VDD = 2.5V ~ 5.5V TAMB = -40°C ~ 85°C	-2.0		+2.0	%
		VDD = 2.5V ~ 5.5V TAMB = -40°C ~ 50°C	-1.5		+1.5	%

外部 32.768KHz 晶振

Symbol	Parameter	Conditions	Min	Typ	Max	Unit
F _{SCLK}	Crystal frequency			32.768		KHz
ESR _{SCLK}	Supported crystal equivalent series resistance			65	85	KOhm
C _{SCLK}	Supported crystal external load range	There are 2 CSCLK on 2 crystal pins individually		12		pF
I _{dd} ⁽¹⁾	Current consumption when stable	ESR=65kOhm C _{SCLK} =12pF		200	1000	nA
DC _{SCLK}	Duty cycle		40	50	60	%
T _{start}	Start-up time	ESR=65kOhm C _{SCLK} =12pF 40%-60% duty cycle has been reached		500		ms

(1) RCC_LXTCR.LXTDRV=0011,ESR=65K

外部 HXT 晶振

Symbol	Parameter	Conditions	Min	Typ	Max	Unit
F _{FCLK}	Crystal frequency		4		24	MHz
ESR _{FCLK}	Supported crystal equivalent series resistance			30 400	60 1500	Ohm
C _{FCLK}	Supported crystal external load range	There are 2 CFCLK on 2 crystal pins individually		12		pF
I _{dd} ⁽²⁾	Current consumption	24MHz Xtal ESR=30Ohm C _{FCLK} =12pF		300		μA
DC _{FCLK}	Duty cycle		40	50	60	%
T _{start}	Start-up time	4M~24MHz	200		400	μs

(2) Current consumption could vary with oscillating frequency ,RCC_HXTCR.HXTDRV=110.

射频模块电气特性（以下电气特性都是在工作温度 25℃，工作电压 3.3V 条件下得到的）

参数	描述	规格			单位	说明
		最小	典型	最大		
T _{OP}	工作温度	-40		110	℃	
V _{DD}	工作电压	1.9		3.6	V	
F _{xtal}	晶体频率		12	24	MHz	容许50PPM的变化
I _{DD_TX}	TX工作电流		18		mA	P _{OUT} = 0 dBm
I _{DD_RX}	RX 工作电流		16		mA	
I _{DD_IDLE}	IDLE工作电流		0.7		mA	

参数	描述	规格			单位	说明
		最小	典型	最大		
I _{DD_SLP}	Sleep 工作电流		1		μA	
F _{CLK}	输出时钟		12		MHz	
T _{r_spi}	SPI时钟沿上升下降的时间			25	ns	读写不出错的最低要求
F _{SPI}	SPI时钟速度			12	MHz	
F _{OP}	工作频率	2402		2483	MHz	
VSWR	天线端口差异 (Z ₀ =50Ω)		<2:1		VSWR	
RXS	接收灵敏度	-94 @250 Kbps	-89 @1M bps		dBm	BER <= 0.1%, ESOP8
RXM	最大输入功率	-15			dBm	BER <= 0.1%
R _{data}	数据率	250K		1M	Bit/s	
CI _{co-channel}	同频干扰		9		dB	
CI _{1MHz}	1MHZ同频信号干扰		-1		dB	-60 dBm信号.
CI _{2MHz}	2MHZ同频信号干扰		-27		dB	-60 dBm信号
CI _{3MHz}	3MHZ同频信号干扰		-35		dB	-60 dBm信号
CI _{Image}	Carrier/Interference at image frequency		-20		dB	-67 dBm信号
CI _{3MHzUp}	Carrier/Interference at>3MHz offset		-33		dB	-60 dBm信号
OBB ₁	带外干扰		-10		dBm	30 MHz to 2000 MHz
OBB ₂		-27			dBm	2000 MHz to 2400 MHz
OBB ₃		-10			dBm	3000 MHz to 12.75 GHz
P _{out_max}	最大发射功率			8	dBm	
DF1 _{avg}	最大频偏 00001111 pattern		250		kHz	调制特性TX眼图
DF2 _{max}	最大频偏 01010101 pattern		220		kHz	调制特性TX眼图
DF2 _{max} / DF1 _{avg}	TX EYE opening	80			%	1010序列相对于00001111序列
IBS ₁	带内辐射(+/-850kHz)			-20	dBm	随机数@P _{out} =0dBm
IBS ₂	带内辐射2MHz偏移			-40	dBm	随机数@P _{out} =0dBm
IBS ₃	带内辐射3MHz 偏移			-55	dBm	随机数@P _{out} =0dBm
OBS ₁	带外辐射			-60	dBm	30 MHz ~ 1 GHz
OBS ₂				-45	dBm	1 GHz ~ 12.75 GHz

参数	描述	规格			单位	说明
		最小	典型	最大		
OBS_3				-60	dBm	1.8 GHz ~ 1.9 GHz
OBS_4				-65	dBm	5.15Hz ~ 5.3 GHz

4 管脚描述

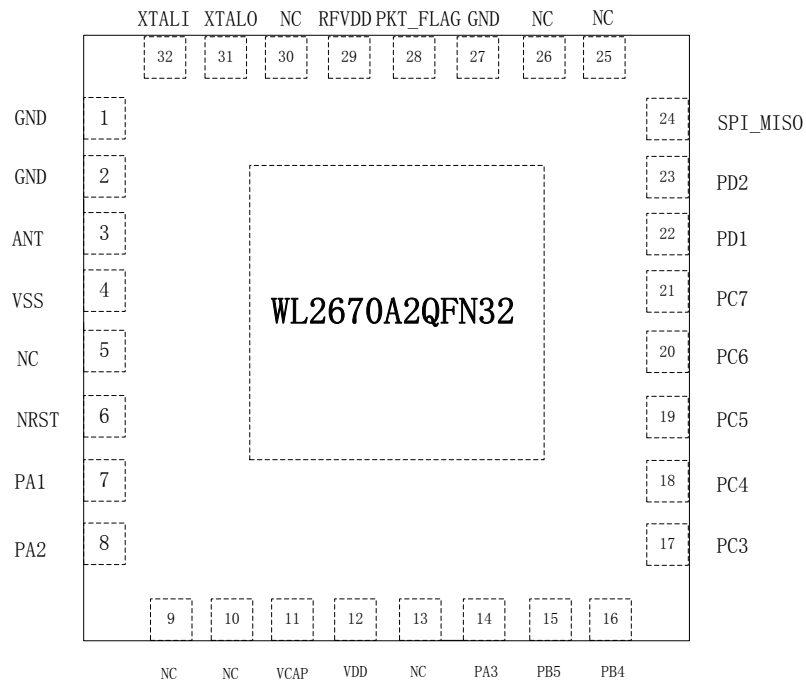


图4.1 WL2670A2QFN32封装示意图

表4.1 WL2670A2QFN32管脚描述

	管脚名	管脚类型	描述
1	GND	地	地
2	GND	地	地
3	ANT	射频端口	天线端口
4	VSS	地	地
5	NC		Not connected
6	NRST	I/O	复位输入端口，低有效，芯片复位
7	PA1	I/O	
8	PA2	I/O	
9	NC		Not connected
10	NC		Not connected
11	VCAP	电源	LDO内核供电(仅限内部电路使用，外部连接电容)
12	VDD	电源	电源
13	NC		Not connected

14	PA3	I/O	
15	PB5	I/O	
16	PB4	I/O	
17	PC3	I/O	
18	PC4	I/O	
19	PC5	I/O	
20	PC6	I/O	
21	PC7	I/O	
22	PD1	I/O	
23	PD2	I/O	
24	SPI_MISO	I/O	射频调试端口，建议不连接
25	NC		Not connected
26	NC		Not connected
27	GND	地	地
28	PKT_FLAG	I/O	射频调试端口，建议不连接
29	RFVDD	电源	电源
30	NC		Not connected
31	XTALO	模拟端口	射频晶振接口
32	XTALI	模拟端口	射频晶振接口

表4.2 引脚功能复用

	GPIOx_AFR[i+3:i]									
Config	0	1	2	3	4	5	6	7	8	F
	PD4	TIM1_CH1	PCA_CH0	RTC_1HZ	TIM10_TOG	UART0_TXD	TIM10_EXT	BEEP	TIM2_CH1	VCIN2
	PD5	TIM1_CH1N	PCA_CH4	SPI_MISO	I2C_SCL	UART1_TXD	TIM10_GATE	UART0_TXD	TIM2_CH4	AIN5
	PD6	TIM1_CH2	PCA_CH3	SPI_MOSI	I2C_SDA	UART1_RXD	LPTIM_EXT	UART0_RXD	TIM2_CH2	AIN6
NRST										
OSC_IN	PA1	TIM1_CH2N		SPI_CLK	I2C_SDA	UART0_RXD	TIM10_TOG	UART1_RXD		
OSC_OUT	PA2	TIM1_CH3		SPI_NSS	I2C_SCL	UART0_TXD	TIM10_TOGN	UART1_TXD	TIM2_CH2	
VSS										
VCAP										
VDD										
	PA3	TIM1_CH3N	PCA_CH2	SPI_NSS	RTC_1HZ	LPUART_RXD	PCA_ECI	VC0_OUT	TIM2_CH3	
X32K_IN	PB5	TIM1_BKIN	PCA_CH4	SPI_CLK	I2C_SDA	UART0_RXD	TIM11_TOG	LVD_OUT	TIM2_CH1	
X32K_OUT	PB4	LPTIM_GATE	PCA_ECI	SPI_NSS	I2C_SCL	UART0_TXD	TIM11_TOGN			

	PC3	TIM1_CH3	TIM1_CH1N		I2C_SDA	UART1_TXD	PCA_CH1	1-WIRE	TIM2_CH3	AIN1
	PC4	TIM1_CH4	TIM1_CH2N		I2C_SCL	UART1_RXD	PCA_CH0	CLK_MCO	TIM2_CH4	AIN2
	PC5	TIM1_BKIN	PCA_CH0	SPI_CLK		LPUART_TXD	TIM11_GATE	LVD_OUT	TIM2_CH1	VCIN1
	PC6	TIM1_CH1	PCA_CH3	SPI_MOSI		LPUART_RXD	TIM11_EXT	CLK_MCO	TIM2_CH4	AIN0
SWDIO	PC7	TIM1_CH2	PCA_CH4	SPI_MISO		UART1_RXD	LIRC_OUT	LXT_OUT		
SWDCLK	PD1		PCA_ECI			UART1_TXD	HIRC_OUT	VC0_OUT		
	PD2	TIM1_CH2	PCA_CH2	SPI_MISO	RTC_1HZ	LPUART_TXD	LPTIM_TOG	1-WIRE	TIM2_CH3	AIN3/VCIN0
	PD3	TIM1_CH3N	PCA_CH1	SPI_MOSI	HXT_OUT	UART0_RXD	LPTIM_TOGN		TIM2_CH2	AIN4

内部控制射频SPI端口说明

MCU端口	射频端口	说明
PD6	CE	高电平有效，可以发射数据
PD5	SPI_CSN	低电平有效，可以通过SPI发送数据
PD4	SPI_CLK	
PD3	SPI_MOSI	

5 典型应用

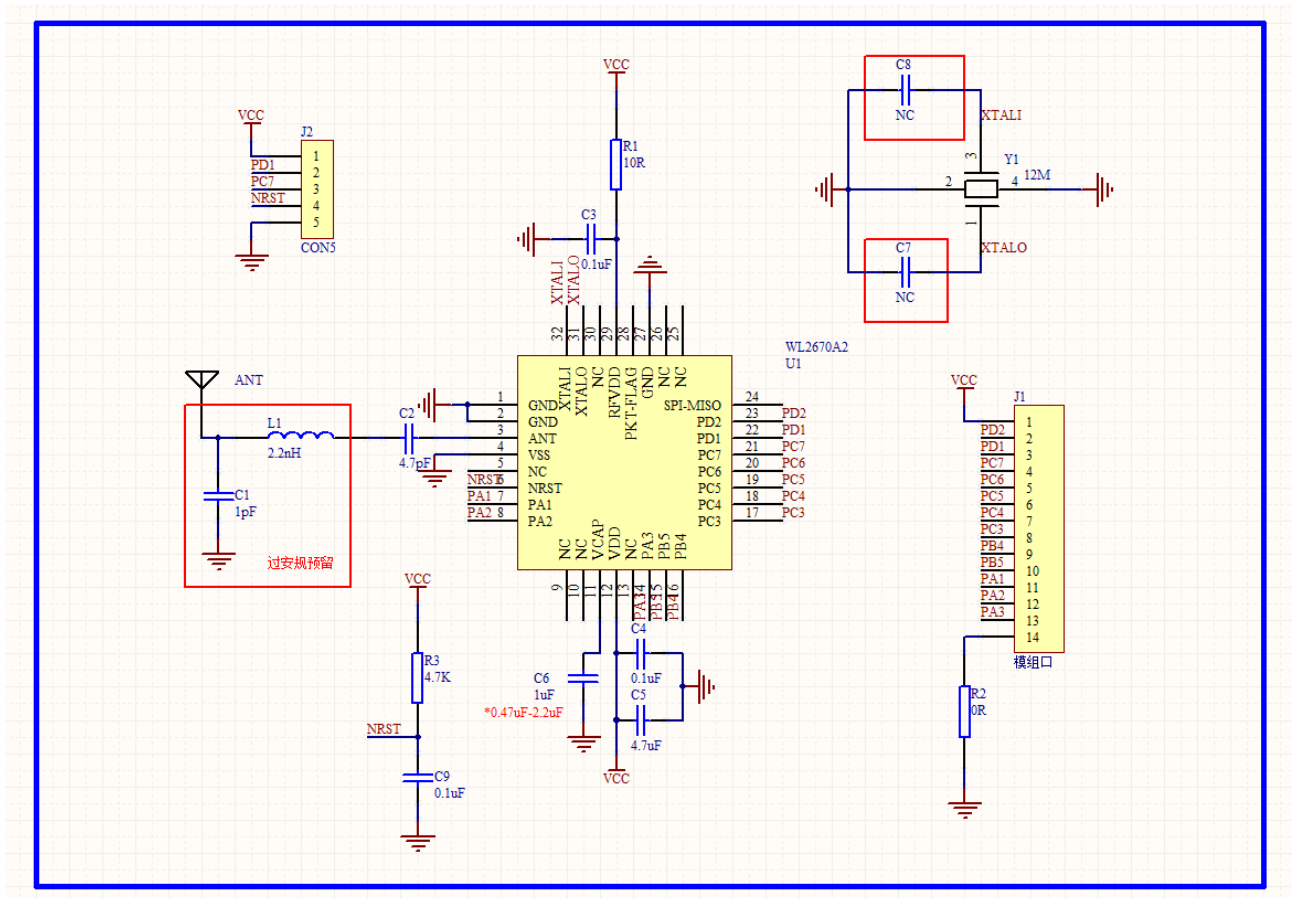


图5.1 WL2670A2QFN32典型应用图

6 内部MCU到RF的SPI接口

6.1 SPI 默认格式

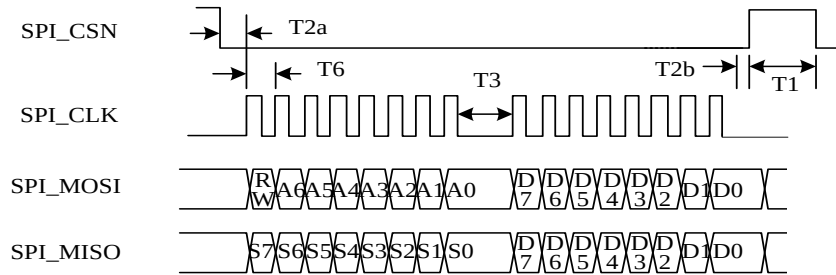


图6.1 4线SPI读写寄存器方式(CKPHA=1)

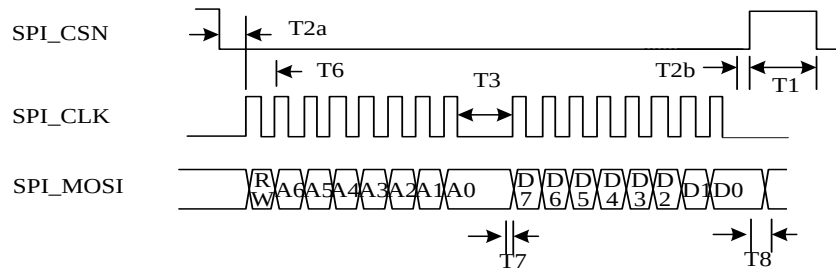


图6.2 3线SPI读寄存器方式 (CKPHA=1)

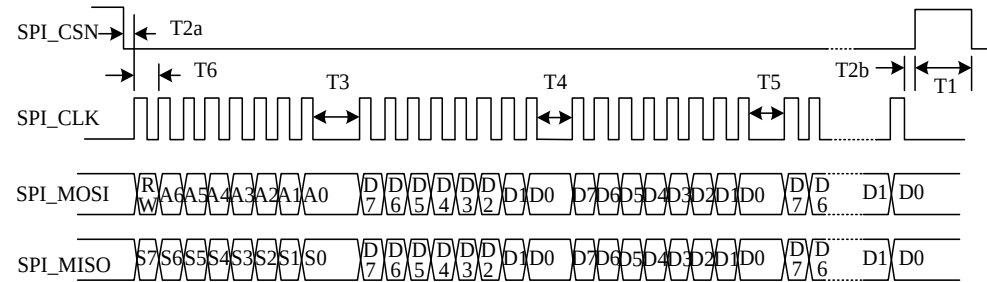


图6.3 4线SPI读写FIFO方式 (CKPHA=1)

Notice:

- 1) SPI读写位：写=0，读=1；
- 2) 访问FIFO寄存器时，可以采用只写一次地址的方式来连续读写数据；
- 3) 访问除FIFO外的其他寄存器时，每个CS任务期间只能访问一个字节；

表6.1 SPI时序要求

参数	描述	规格			单位	说明
		最小值	典型值	最大值		
T1	最小SPI闲置时间	250			ns	
T2a	CSN建立时间	20			ns	
T2b	CSN保持时间	200			ns	
T3, T4, T5		450			ns	访问FIFO时
T6		83			ns	

参数	描述	规格			单位	说明
		最小值	典型值	最大值		
T7	SPI时钟上升沿至RF数据输出时间	0		10	ns	
T8	SPI_CSN至MOSI的上升沿到RF数据输入时间			220	ns	

7 射频模块接收/传输流程

7.1 RF初始化

- 1、引脚CE置高电平，使能芯片（如果芯片有引脚CE）；
- 2、选择3线或4线SPI模式（reg94）；
- 3、然后写入以下数据到相关寄存器，以初始化芯片：

寄存器	04	17	18	34	35	45	46	52	53	80
值	0xC2	0x3A	0x0C	0x08	0x08	0x00	0x09	0x1A	0x40	0xF8

- 4、reg65选择编码方式和FEC（发送设备需要与接收设备设置相同的值）；
- 5、reg64、reg81设置数据帧格式，reg72、73、74、75、76、77、78、79设置syncword（发送设备需要与接收设备设置相同的值）。

7.2 发送流程“短包”（≤63bytes）

进行RF初始化后，发送流程需要加入以下步骤：

- 1、reg18设置发射功率增益；
- 2、reg15设置发射频率信道；
- 3、reg104清TX FIFO；
- 4、reg100往FIFO写入数据长度；
- 5、reg100写数据到FIFO，且数据长度不能长于FIFO长度范围；
- 6、清reg15[7]，设置reg14[0]，FIFO的数据即可发出，然后就可以得到一个发送完成的标志，引脚PKT为高或者PKT_FLAG标志位为1(reg97[6])，此时RF处于idle模式；
- 7、重复步骤3、4、5、6发送其他数据包，或者进入接收流程。

7.3 接收流程“短包”（≤63bytes）

RF初始化后，接收流程中需要加入以下步骤：

- 1、reg70[5]选择短距离模式或者正常工作模式；
- 2、reg15设置接收频率的信道；
- 3、reg105清RX FIFO；
- 4、清reg14[0]，设置reg15[7]，等待PKT引脚为高或者reg97的PKT_FLAG标志位为1（意为已经接收到1个包）；
- 5、读取reg96检查CRC错误标志位；如果CRC错误标志位为0，则从FIFO（reg100）得到数据，得到的第一个字节就是需要读取的长度；如果CRC错误标志位为1，则重复步骤3、4，等待下一个包；
- 6、重复步骤3、4、5接收新数据，或者进入发送流程；

7、MCU应当设置time out，如果超时，表示没有收到数据，应清reg15[7]，使RF退出接收状态。

7.4 发送流程“长包”（≤255bytes且>63bytes）

RF初始化后，发送流程（长包）需要加入以下步骤：

- 1、 reg18设置发射功率增益；
- 2、 reg15设置发送频率信道；
- 3、 reg104清TX FIFO；
- 4、 FIFO写入数据长度（reg100）；
- 5、 FIFO写入数据（reg100）（FIFO是64bytes，可以最多写入63bytes），清reg15[7]，设置reg14[0]；
- 6、 reg97检查FIFO标志位和PKT标志位，如果FIFO_FLAG为1而PKT_FLAG为0，则FIFO可以写入新数据（数据长度不能超过64位FIFO满阈值（reg80、reg81））；
- 7、 重复步骤6直到MCU将全部数据写入FIFO且FIFO_FLAG为1，清reg14[0]，长包完成发送；
- 8、 重复步骤2-7，发送其他数据包，或者进入接收流程。

7.5 接收流程“长包”（≤255bytes且>63bytes）

- 1、选择短距离模式或者正常工作模式reg70[5]；
- 2、reg15设置发送频率信道；
- 3、reg105清RX_FIFO；
- 4、清reg14[0]，设置reg15[7]；
- 5、reg97检查FIFO_FLAG和PKT_FLAG，如果FIFO标志位为1，则从FIFO取数据（reg100），如果在极端环境，MCU需要一个时钟来避免等待FIFO标志位；
- 6、必要时重复步骤5，直到MCU读取了全部数据，清reg15[7]，长包接收完成；
- 7、重复步骤3-6接收其他数据包，或者进入发送流程。

7.6 进入IDLE模式流程

按照以下步骤进入空闲模式：

- 1、清reg14[0]，清reg15[7]。

7.7 进入SLEEP模式流程

RF初始化后，按照以下步骤进入sleep模式：

- 1、reg70设置sleep使能位。

7.8 SLEEP唤醒

从Sleep模式唤醒，进入idle模式的方式有如下2种：

方法1：使SPI_CSN保持低电平大于2ms；

方法2：CE脚复位

7.9 扫描RSSI流程

RF初始化后，以下步骤是RSSI扫描流程：

- 1、设置reg22打开RSSI功能，低2位需为0；
- 2、设置需要扫描的频道数量reg84；

- 3、设置第一个扫描的频道号reg86（也叫RSSI起始信道）；
- 4、设置reg86[7]开始扫描RSSI；
- 5、等待PKT_FLAG为1（reg97），从FIFO（reg100）得到信道的RSSI值。

7.10 传输数据率250K时的流程

RF初始化后，在进入前面章节讲述的发送/接收流程之前，需要加入以下步骤：

- 1、在发送流程之前写入以下数据到相关寄存器

寄存器	64	106	107	108	109	110	111
值	0x68	0x68	0xC3	0x16	0x7C	0x6E	0xA1

- 2、在接收流程之前写入以下数据到相关寄存器

寄存器	64	106	107	108	109	110	111
值	0x68	0x68	0xC3	0x7A	0x89	0xC1	0x97

注：

- 1、reg106的值需要根据使用环境的噪声进行设置，以得到最小的丢包率，取值范围0x60~0xA0H；
- 2、如果要从250Kbps改回1Mbps，上表中的寄存器应当被MCU写回默认值；
- 3、每次收发转换时，reg108~111都需要按照上表对应收发，写入相应值。

8 射频相关寄存器信息

通过SPI访问以下寄存器；其他寄存器仅供内部调试，请保持初始化值。

寄存器14 默认值：0x00 可读写

Bit	Bit Name	Description
7-1	保留	
0	Start_TXFIFO	写1开始发送数据到FIFO，发送完成后，该位自动被硬件清0，如需进入发送模式，则需重写该位为1。

寄存器15 默认值：0x30 可读写

Bit	Bit Name	Description
7	Start_RX	写1进入接收模式，接收到有效数据包后，该位自动被硬件清0，如需进入接收模式，则需重写该位为1。
6-0	Frequency_Channel	The frequency of channel= 2402+ Frequency Channel (MHz).

寄存器18 默认值：0x08 可读写

Bit	Bit Name	Description
7-4	TX power	发射功率增益
3	保留	

2	TX power	发射功率增益
1-0	保留	

寄存器22 默认值：0x03 可读写

Bit	Bit Name	Description
7-2	保留	
1-0	RSSI_DISAB LE	=11: 禁止RSSI功能 =00: 使能RSSI功能

寄存器30 默认值：0x80 可读写

Bit	Bit Name	Description
7	SPI_CKPHA	=1: 第二个时钟沿捕捉数据; =0: 第一个时钟沿捕捉数据;
6-0	保留	

寄存器37 默认值：0x00 可读写

Bit	Bit Name	Description
7-2	保留	
1	CLEAR_PKT _FLAG	写1清PKT_FLAG标志位
0	CLEAR_FIFO _FLAG	写1清FIFO_FLAG标志位

寄存器39 默认值：0x00 可读写

Bit	Bit Name	Description
7-1	保留	
0	APL_clk_sel	1: 24MHz frequency of external crystal 0: 12MHz frequency of external crystal

寄存器64 默认值：0x78 可读写

Bit	Bit Name	Description
7-5	PREAMBLE _LEN	Preamble长度=1+preamble_len(byte)

4-3	SYNCWORD_LEN	=11: syncword为8字节 {包含reg79、reg78、reg77、reg76、reg75、reg74、reg73、reg72} =10: syncword为6字节 {包含reg79、reg78、reg77、reg76、reg73、reg72} =01: syncword为4字节 {包含reg79、reg78、reg73、reg72} =00: syncword为2字节 {包含reg73、reg72}
2-0	TRAILER_LEN	Trailer长度=4+ (2*trailer_len) (bits)

寄存器65 默认值：0x00 可读写

Bit	Bit Name	Description
7-6	保留	
5-4	FEC_TYPE	=00: No FEC =01: FEC13 =10: FEC23
3-0	保留	

寄存器70 默认值：0x03 可读写

Bit	Bit Name	Description
7	保留	
6	SLEEP_ENABLE	写1进入sleep模式
5	LNA_Off_Mode	=1: 近距离模式 =0: 正常工作模式
4-0	保留	

寄存器80 默认值：0x20 可读写

Bit	Bit Name	Description
7-3	FIFO_Empty_Threshold	FIFO空阈值
2-0	FIFO_Full_Threshold_H	FIFO满阈值高位

寄存器81 默认值：0x47 可读写

Bit	Bit Name	Description
7-6	FIFO_Full_Threshold_L	FIFO满阈值低位
5-0	SYNCWORD_Threshold	SYNCWORD_Threshold值推荐设为syncword length-1

寄存器84 默认值：0xFD 可读写

Bit	Bit Name	Description
7-2	Scan_RSSI_CH_NUM	扫描RSSI的信道数
1-0	保留	

寄存器86 默认值：0x00 可读写

Bit	Bit Name	Description
7	Start_Scan_RSSI	写1开始扫描RSSI，扫描完成后该位被硬件自动清零。
6-0	Channel_Offset_of_RSSI_Scan	从(2402+Channel_Offset_of_RSSI_Scan)MHz信道开始扫描RSSI

寄存器94 默认值：0x00 可读写

Bit	Bit Name	Description
7	THREE_WIRE_SPI_EN	=1: 切换到3线SPI接口 =0: 切换到4线SPI接口
6-0	保留	

寄存器96 只读

Bit	Bit Name	Description
7	CRC_VERIFY_FLAG	=1: CRC认证错误 =0: CRC认证正确
6-0	保留	

寄存器97 只读

Bit	Bit Name	Description
7	保留	
6	PKT_FLAG	接收/发送包完成标志位，1表示完成
5	FIFO_FLAG	FIFO空/满标志
4-0	保留	

寄存器100 默认值:0x00 可读写

Bit	Bit Name	Description
7-0	FIFO_DATA	将要发送的数据, 或已经收到的数据

寄存器104 默认值: 0x00 可读写

Bit	Bit Name	Description
7	CLR_W_PTR	写1, 清空FIFO写指针; 读取时总为0
6	保留	
5-0	FIFO_W_PTR	FIFO写指针, 只读

寄存器105 默认值: 0x00 可读写

Bit	Bit Name	Description
7	CLR_R_PTR	写1, 清空FIFO读指针; 读取时总为0
6	保留	
5-0	FIFO_R_PTR	FIFO读指针, 只读

寄存器106 默认值: 0x32 可读写

Bit	Bit Name	Description
7-0	DSSS Threshold	匹配滤波器阈值

寄存器107 默认值: 0x11 可读写

Bit	Bit Name	Description
7	Switch_VER	0: 1Mbps调制解调器模式 1: 250Kbps调制解调器模式
6-4	SF_num[2:0]	调制解调器分频因子
3-0	SF_pattern[3:0]	调制解调器扩频模式

寄存器108 默认值: 0x3E 可读写

Bit	Bit Name	Description
7-0	Match_filter_coeff0[15:8]	匹配滤波器系数

寄存器109 默认值: 0x68 可读写

Bit	Bit Name	Description
-----	----------	-------------

7-0	Match_filter_coeff0[7:0]	匹配滤波器系数
-----	--------------------------	---------

寄存器110 默认值: 0x85 可读写

Bit	Bit Name	Description
7-0	Match_filter_coeff1[15:8]	匹配滤波器系数

寄存器111 默认值: 0x76 可读写

Bit	Bit Name	Description
7-0	Match_filter_coeff1[7:0]	匹配滤波器系数

9 射频数据包

Preamble	SYNC	Trailer	Payload	CRC
----------	------	---------	---------	-----

Preamble: 1-8字节, 可编程

SYNC: 16/24/32/40/48/56/64位

Trailer: 0-18位, 可编程

Payload: TX/RX数据, 0-64位, 可编程

CRC: 可选8/16位CRC

10 射频电路电源要求

避免使用变频DC-DC变换, 特别是变换频率在50kHz以下直流变换器会干扰RF通讯, 电机系统内不要省滤波电容; 2 μ A的sleep电流指的是常温下的情况, 高温下sleep电流会上升到>20 μ A, 这是由MOS的漏电特性决定, 非电路设计问题。

11 发射功率的调整

Register 18的值 (Hex)	TXP	
0C	8	dBm
08	3	dBm
18	1.7	dBm
28	0.3	dBm
38	-0.8	dBm
48	-1.7	dBm
58	-2.7	dBm
68	-3.8	dBm
78	-5.2	dBm
88	-6.8	dBm
98	-7.8	dBm

A8	-9	dBm
B8	-10	dBm
C8	-18	dBm
D8	-27	dBm

12 射频模块应用注意事项

12.1 IO电压

XTALI、XTALO、ANT的电压不得超过2.0V。

12.2 POR

POR 电路要求，下电时电源需要降低到可复位的最高限0.5V，上电时电源爬升速度要求3V/ms。

12.3 状态转换

关于各个模式之间的切换如下图所示：

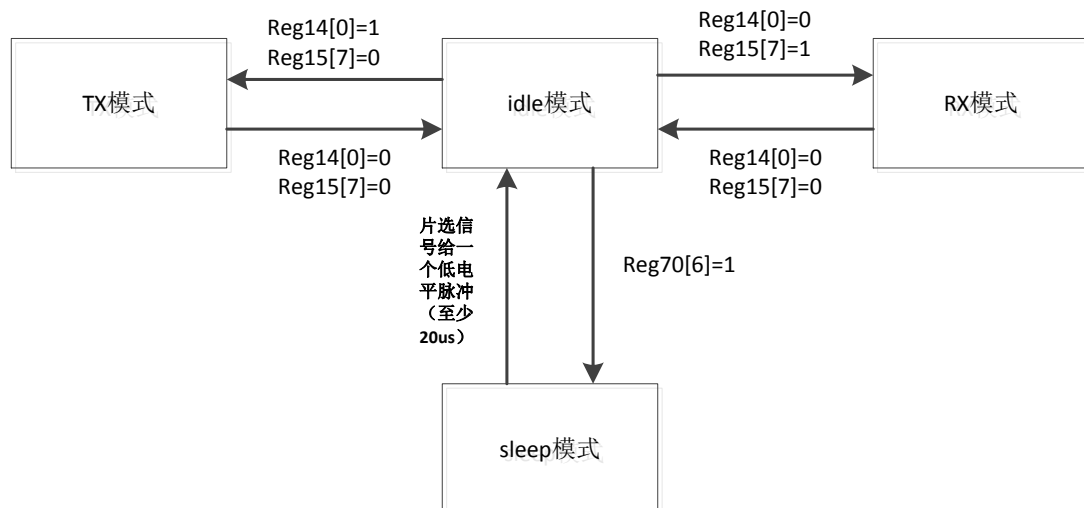


图12 RF 状态转换图

说明：当启动TX mode之后如果检测到发送结束标志PKT_FLAG之后，芯片会自动进入idle模式。当RX mode之后检测到PKT_FLAG之后也同样会自动进入idle模式，这些是由硬件自动完成的。

注意：

- 1、Reg14[0]和Reg15[7]不能同时为1。
- 2、不能在RX或TX状态下发送sleep指令（即写reg70[6]=1），例如，如果在RX状态下没有收到数据而超时，应先清reg15[7]，然后再发送sleep指令，才能使芯片正确进入sleep状态。

12.4 同步字使用注意事项

同步字syncword的字长、阈值、内容的设置会影响射频性能，较长的字长、非规律的内容可以增加通讯距离和收发包成功率，建议使用手册中的同步设置。

同步字的阈值应根据字长作相应调整，字长越短，阈值应设越低值。

13 MCU模块

13.1 32位Cortex®-M0+内核

ARM® Cortex®-M0+处理器是最新一代的嵌入式32位RISC处理器，该处理器引脚数少、功耗低，能够提供满足MCU实现需要的低成本平台，同时提供卓越的计算性能和先进的中断系统响应。Cortex®-M0+处理器全面支持Keil & IAR调试器，包含了一个硬件调试电路，支持2线式的SWD调试接口。

Cortex®-M0+特性：

指令集	Thumb / Thumb-2
流水线	2级流水线
CoreMark/MHz	2.46
DMIPS/MHz	0.95
中断	32个中断源
中断优先级	可配置4级中断优先级
增强指令	单周期32位乘法器
调试接口	支持SWD 2线式调试接口，支持4个硬中断(break point)以及2个观察点(watch point)

13.2 存储器(Memory)

嵌入式闪存存储器(Flash)

嵌入式闪存存储器，用于存放程序和数据。内建全集成的Flash控制器，无需外部高压输入，由全内置电路产生高压来编程，支持ISP、IAP功能。

- 系列最大支持 64K 字节

内置 SRAM

4K字节的内置SRAM。

13.3 时钟系统

一个频率为4M~24MHz的可配置高精度内部时钟HIRC。在配置为16MHz时，从低功耗模式到工作模式的唤醒时间为3us，全电压全温度范围内的频率偏差 $\leq \pm 2.5\%$ ，无需外接昂贵的高频晶体。

一个频率为4M~24MHz的外部高速晶振HXT。

一个频率为32.768kHz的外部低速晶振LXT。

一个频率为32.768kHz/38.4kHz的内部低速时钟LIRC。

13.4 工作模式

- 1) 运行模式 Active: CPU 运行, 周边功能模块运行。
- 2) 休眠模式 Sleep: CPU 停止运行, 周边功能模块运行。
- 3) 深度休眠模式 Deep Sleep: CPU 停止运行, 高速时钟停止运行, 低功耗功能模块运行。

可以通过软件来选择运行在哪种工作模式。休眠模式时CPU时钟关闭, 其他部分依然可以工作, 可以通过中断来唤醒CPU。深度休眠模式下, 系统主时钟关闭, 绝大部分模块停止工作, 系统工作在内置的38.4KHz/32.768KHz内置低速时钟上, 可以通过RTC中断或外部的唤醒引脚来唤醒芯片。在正常工作模式下, 可以选择分频方式工作或停止一些不需要使用的模块的时钟来实现功耗和性能之间的灵活切换。

13.5 中断控制器

Cortex®-M0+处理器内置了嵌套向量中断控制器(NVIC)，支持最多32个中断请求(IRQ)输入，有四个中断优先级，可处理复杂逻辑，能够进行实时控制和中断处理。

详情请参考“ARM® Cortex®-M0+ Technical Reference Manual”与“ARM® v6-M Architecture Reference Manual”。

32个中断源，如表113-1中断源所示：

表113-1中断源

中断号	中断源	简介	Sleep 模式唤醒	DeepSleep 模式唤醒	向量地址
0	GPIO_PA	GPIOA中断	Y	Y	0x0000 0040
1	GPIO_PB	GPIOB中断	Y	Y	0x0000 0044
2	GPIO_PC	GPIOC中断	Y	Y	0x0000 0048
3	GPIO_PD	GIPOD中断	Y	Y	0x0000 004C
4	Flash	Flash中断	N	N	0x0000 0050
5	保留	-	-	-	0x0000 0054
6	UART0	UART0中断	Y	N	0x0000 0058
7	UART1	UART1中断	Y	N	0x0000 005C
8	LPUART	LPUART中断	Y	Y	0x0000 0060
9	保留	-	-	-	0x0000 0064
10	SPI	SPI中断	Y	N	0x0000 0068
11	保留	-	-	-	0x0000 006C
12	I2C	I2C中断	Y	N	0x0000 0070
13	保留	-	-	-	0x0000 006C
14	TIM10	TIM10中断	Y	N	0x0000 0078
15	TIM11	TIM11中断	Y	N	0x0000 007C
16	LPTIM	LPTIM中断	Y	Y	0x0000 0080
17	保留	-	-	-	0x0000 007C
18	TIM1	TIM1中断	Y	N	0x0000 0088
19	TIM2	TIM2中断	Y	N	0x0000 008C
20	保留	-	-	-	0x0000 0088
21	PCA	PCA中断	Y	N	0x0000 0094
22	WWDG	WWDG中断	Y	N	0x0000 0098
23	IWDG	IWDG中断	Y	Y	0x0000 009C
24	ADC	ADC中断	Y	N	0x0000 00A0
25	LVD	LVD中断	Y	Y	0x0000 00A4
26	VC	VC中断	Y	Y	0x0000 00A8
27	保留	-	-	-	0x0000 00A4
28	AWK	AWK中断	Y	Y	0x0000 00B0
29	ONEWIRE	1-WIRE中断	Y	N	0x0000 00B4
30	RTC	RTC中断	Y	Y	0x0000 00B8
31	CLKTRIM	CLKTRIM中断	Y	Y ^{注1}	0x0000 00BC

注1：只有在选择内部低速监控外部低速时钟功能时才能唤醒

13.6 复位控制器

本产品具有9个复位信号来源，每个复位信号可以让CPU重新运行，绝大多数寄存器会被重新复位，程序计数器PC会复位指向0x00000000。

编号	中断源
0	上电/掉电复位
1	外部Reset Pin复位
2	IWDG复位
3	WWDG复位
4	系统软件复位
5	欠电压(LVD)复位
6	LOCKUP复位
7	寄存器CPURST复位
8	寄存器MCURST复位

13.7 通用IO端口

最多可提供16个GPIO端口，其中部分GPIO与模拟端口复用。每个端口由独立的控制寄存器位来控制。支持边沿触发中断和电平触发中断，可从各种功耗模式下把MCU唤醒到工作模式。支持Push-Pull CMOS推挽输出、Open-Drain开漏输出。内置上拉电阻、下拉电阻，带有施密特触发器输入滤波功能。输出驱动能力可配置，最大支持12mA的电流驱动能力。16个通用IO可支持外部异步中断。

13.8 定时器和看门狗

产品包含1个高级控制定时器、1个通用定时器、1个可编程计数器阵列、2个基础定时器、1个低功耗基本定时器、1个系统窗口看门狗定时器、1个独立看门狗定时器和1个系统嘀嗒(SysTick)定时器。

下表比较了高级控制定时器、通用定时器和基础定时器的功能：

表113-2定时器特性表

定时器类型	名称	计数器位宽	预分频系数	计数方向	PWM输出	捕捉/比较通道	互补输出
高级	TIM1	16位	1/2/4/8/16/64/256/1024	递增、递减、递增/递减	有	4	3对
通用	TIM2	16位	1/2/4/8/16/64/256/1024	递增、递减、递增/递减	有	4	无
可编程计数器阵列	PCA	16位	1/2/4/8/16/32	递增	有	5	无
低功耗	LPTIM	16位	1/2/4/8/16/64/256/1024	递增	无	无	无
基础	TIM10	16/32位	1/2/4/8/16/64/256/1024	递增	无	无	无
	TIM11	16/32位	1/2/4/8/16/64/256/1024	递增	无	无	无

高级控制定时器(TIM1)

1个高级控制定时器(TIM1)可以被看成是分配到6个通道的三相PWM发生器,它具有带死区插入的互补PWM输出,还可以被当成完整的通用定时器。四个独立的通道可以用于:

- 输入捕获
- 输出比较
- 产生 PWM(边缘或中心对齐模式)
- 单脉冲输出配置为 16 位标准定时器时,它与 TIMx 定时器具有相同的功能。配置为 16 位 PWM 发生器时,它具有全调制能力(0~100%)。

在调试模式下,计数器可以被冻结,同时PWM输出被禁止,从而切断由这些输出所控制的开关。很多功能都与通用TIM定时器相同,内部结构也相同,因此高级控制定时器可以通过定时器链接功能与其他TIM定时器协同操作,提供同步或事件链接功能。

通用定时器(TIM2)

通用定时器(TIM2)有一个16位的自动加载递增/递减计数器、一个16位的预分频器和4个独立的通道,每个通道都可用于输入捕获、输出比较、PWM和单脉冲模式输出,它们还能通过定时器链接功能与高级控制定时器共同工作,提供同步或事件链接功能。在调试模式下,计数器可以被冻结。任一标准定时器都能用于产生PWM输出。

可编程计数器阵列(PCA)

PCA(可编程计数器阵列Programmable Counter Array)支持最多5个16位的捕获/比较模块。该定时/计数器可以用作一个通用的时钟计数/事件计数器的捕获/比较功能。PCA的每个模块都可以进行独立编程,提供输入捕捉比较或脉冲宽度调制。

低功耗定时器(LPTIM)

低功耗定时器为1个异步的16位可选定时器。在系统时钟关闭后仍然可以通过内部低速LIRC或者外部低速晶体振荡器计时/计数。通过中断可以在低功耗模式下唤醒系统。

基础定时器(TIM10/11)

基础定时器包含2个16/32位可选定时器TIM10/TIM11。TIM10/TIM11功能完全相同,都是同步定时/计数器,可以选择工作在重载模式和非重载模式。TIM10/TIM11可以对外部脉冲进行计数或者实现系统定时。

独立看门狗(IWDG)

独立的看门狗是一个20位递减计数器。它由内部独立的LIRC提供时钟;由于内部LIRC独立于主时钟,因此它可在停机和待机模式下工作。它既可用于看门狗,以在发生问题时复位器件,也可用作自由运行的定时器,以便为应用程序提供超时管理。通过选项字节,可对其进行硬件或软件配置。在调试模式下,计数器可以被冻结。

系统窗口看门狗(WWDG)

系统窗口看门狗基于一个8位递减计数器,支持20位的预分频,它由APB时钟(PCLK)提供时钟。它可以作为看门狗以在发生问题时复位器件,具有早期警告中断功能,并且计数器可在调试模式下被冻结。

SysTick 定时器

此定时器专用于实时操作系统,但也可用作标准递减计数器。它具有以下特性:

- 24 位递减计数器
- 自动重载功能
- 当计数器计为 0 时,产生可屏蔽系统中断
- 可编程时钟源(HCLK 或 HCLK/4)

13.9 RTC(实时时钟)

- 支持 RTC 计数(秒/分/小时)及万年历功能(日/月/年)
- 支持闹钟寄存器(秒/分/小时/日/月/年)
- RTC 可以从 Deep Sleep 模式唤醒系统

13.10 通用异步收发器UART0~UART1, LPUART

2路通用异步收发器(Universal Asynchronous Receiver/Transmitter)

1路低功耗模式下可以工作的异步收发器(Low Power Universal Asynchronous Receiver/Transmitter)

13.11 同步串行接口(SPI)

1路同步串行接口(Serial Peripheral Interface), 支持主从模式。

13.12 I2C总线接口

1路I2C接口, 支持主从模式。采用串行同步时钟, 可实现设备之间以不同的速率传输数据, 串行8位双向数据传输最大速度可达1Mbps。

13.13 One-Wire总线

支持One-Wire总线协议

13.14 蜂鸣器(BEEP)

蜂鸣器模块可以在BEEP引脚上产生一个1KHz, 2KHz, 4KHz的蜂鸣信号, 用来驱动外部的蜂鸣器。

2个基础定时器TIM10/TIM11与1个LPTIM可以功能复用输出, 为Buzzer提供可编程驱动频率。可以支持互补输出, 不需要额外的三级管。

13.15 自动唤醒(AWK)

AWK是用于当MCU进入低功耗模式时提供一个内部的唤醒时间基准。该时间基准的时钟是由内部的低速RC振荡器时钟(LIRC)或者通过预分频的HXT晶振时钟来提供的。

13.16 时钟校准电路

内建时钟校准电路, 可以通过外部精准的晶振时钟来校准内部RC时钟, 亦可使用内部RC时钟去检测外部晶振时钟是否工作正常。

13.17 唯一ID号

每颗芯片出厂时都具备唯一的16字节设备标识号, 包括wafer lot信息, 以及芯片坐标信息等。ID地址0X1800_00F0-0X1800_00FF

13.18 CRC16硬件循环冗余校验码

符合ISO/IEC13239中给出的多项式 $F(x) = X^{16} + X^{12} + X^5 + 1$ 。

13.19 12 Bit SAR型ADC

单调不失码的12位逐次逼近型模数转换器, 在16M ADC时钟下工作时, 采样率达到1Msps。参考电压可选择电源电压。7个外部通道, 可以实现单次, 扫描, 循环转换。在扫描/循环模式下, 自动进行在选定的一组模拟输入上的转换。

- 输入电压范围: 0 to VDDA
- 转换周期: 16/20 clock cycles
- 可以从外部端子, 内部 TIM1、TIM2、TIM10/TIM11、VC 等模块来触发 ADC 采样
- 采样完成(EOC)中断

13.20 低电压检测器(LVD)

对芯片电源电压或芯片引脚电压进行检测。8档电压监测值(2.5-4.4V)。可根据上升/下降边沿产生异步中断或复位。具有硬件迟滞电路和可配置的软件防抖功能。

13.21 电压比较器(VC)

芯片引脚电压监测/比较电路。3个可配置的正/负外部输入通道；1个内部BGR 2.5V参考电压。VC输出可供定时器TIM1、TIM10/TIM11、LPTimer与可编程计数阵列PCA捕获、门控、外部计数使用。可根据上升/下降边沿产生异步中断，从低功耗模式下唤醒MCU。可配置软件防抖。

13.22 嵌入式调试系统

嵌入式调试解决方案，提供全功能的实时调试器，配合标准成熟的Keil/IAR等调试开发软件。支持4个硬断点以及多个软断点。

13.23 高安全性

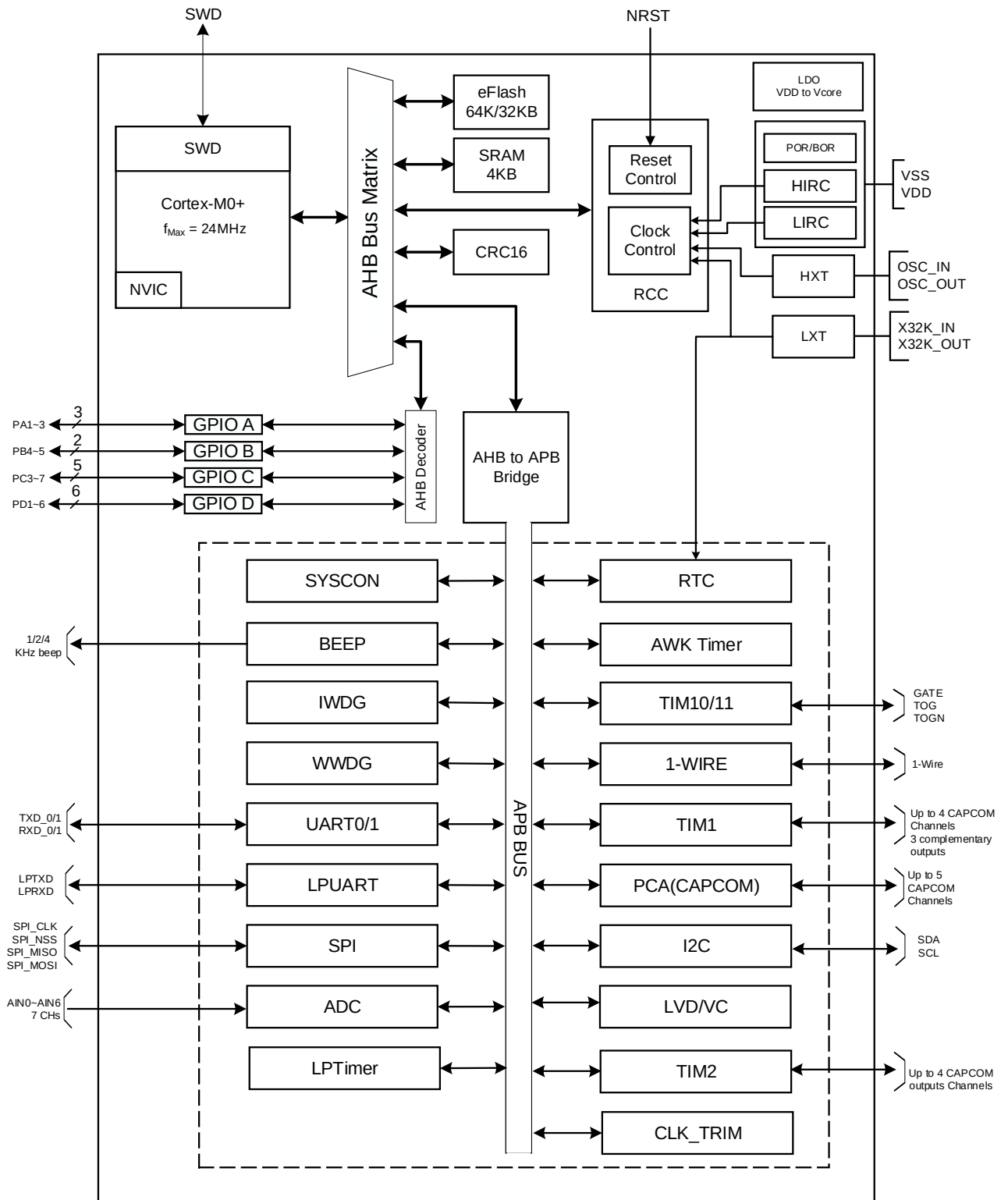
加密型嵌入式调试解决方案，提供全功能的实时调试器。

14 系统架构图

主要的系统构成：

- 1 个 AHB 总线系统 Master：
 - Cortex[®]-M0+内核
- 6 个 AHB 总线 Slave
 - 内部 SRAM
 - 内部 FLASH
 - AHB to APB Bridge, 包含所有 APB 接口的外设
 - GPIO 接口
 - RCC
 - CRC 等 AHB 接口模块

系统的模块框图如图14-1功能结构图所示：



15 存储器映射

系统的地址空间总共有4GB，包含程序存储空间，数据存储空间，周边模块寄存器，I/O 端口等。数据使用小端对齐格式，就是数据的高字节保存在内存的高地址中，而数据的低字节保存在内存的低地址中。整个系统地址空间的划分如下图，图115-1所示：

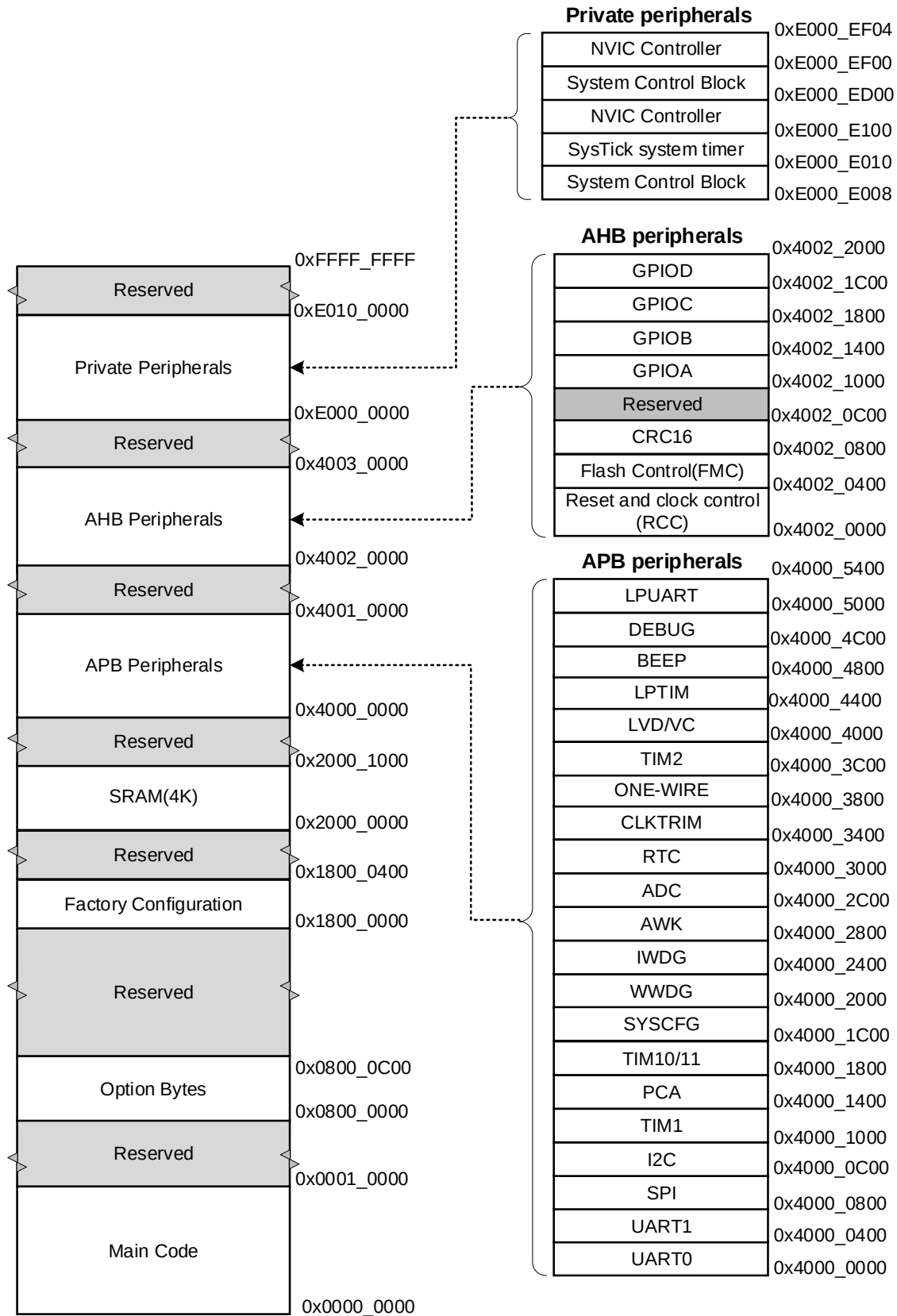


图115-1存储器映射

存储空间和模块地址

下面表115-1给出了器件内部包含的各模块的地址空间和边界信息。

表115-1 存储器映射和外设寄存器编址

Bus	Boundary address	Size	Peripheral
	0xE000_0000 - 0xE00F_FFFF	Coretex-M0 internal peripheral	
	0x4003_0000 - 0xDFFF_FFFF		保留
AHB	0x4002_1000 - 0x4002_1FFF	1KB	GPIOD
	0x4002_1000 - 0x4002_1BFF	1KB	GPIOC
	0x4002_1000 - 0x4002_17FF	1KB	GPIOB
	0x4002_1000 - 0x4002_13FF	1KB	GPIOA
	0x4002_0C00 - 0x4002_0FFF	1KB	保留
	0x4002_0800 - 0x4002_0BFF	1KB	CRC16
	0x4002_0400 - 0x4002_07FF	1KB	FMC
	0x4002_0000 - 0x4002_03FF	1KB	RCC
	0x4000_5400 - 0x4001_FFFF		保留
APB	0x4000_5000 - 0x4000_53FF	1KB	LPUART
	0x4000_4C00 - 0x4000_4FFF	1KB	DEBUG
	0x4000_4800 - 0x4000_4BFF	1KB	BEEP
	0x4000_4400 - 0x4000_47FF	1KB	LPTIM
	0x4000_4000 - 0x4000_43FF	1KB	LVD/VC
	0x4000_3C00 - 0x4000_3FFF	1KB	TIM2
	0x4000_3800 - 0x4000_3BFF	1KB	1-WIER
	0x4000_3400 - 0x4000_37FF	1KB	CLKTRIM
	0x4000_3000 - 0x4000_33FF	1KB	RTC
	0x4000_2C00 - 0x4000_2FFF	1KB	ADC
	0x4000_2800 - 0x4000_2BFF	1KB	AWK
	0x4000_2400 - 0x4000_27FF	1KB	IWDT
	0x4000_2000 - 0x4000_23FF	1KB	WWDT
	0x4000_1C00 - 0x4000_1FFF	1KB	SYSCTRL
	0x4000_1800 - 0x4000_1BFF	1KB	TIM10/11
	0x4000_1400 - 0x4000_17FF	1KB	PCA
	0x4000_1000 - 0x4000_13FF	1KB	TIM1
	0x4000_0C00 - 0x4000_0FFF	1KB	I2C
	0x4000_0800 - 0x4000_0BFF	1KB	SPI
	0x4000_0400 - 0x4000_07FF	1KB	UART1
	0x4000_0000 - 0x4000_03FF	1KB	UART0
AHB	0x2000_1000 - 0x3FFF_FFFF		保留
	0x2000_0000 - 0x2000_0FFF	4KB	SRAM
	0x1800_0100 - 0x1FFF_FFFF		保留
	0x1800_0000 - 0x1800_00FF	256B	Factory Information
	0x0800_0200 - 0x17FF_FFFF		保留
	0x0800_0000 - 0x0800_01FF	512B	Option Bytes
	0x0001_0000 - 0x07FF_FFFF		保留
	0x0000_0000 - 0x0000_FFFF	64K	FLASH

16 封装形式

QFN32封装

